

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-274167
(43)Date of publication of application : 05.10.2001

(51)Int.Cl.

H01L 21/322
C30B 29/06
H01L 21/208

(21)Application number : 2000-210597
(22)Date of filing : 11.07.2000

(71)Applicant : WACKER NSCE CORP
(72)Inventor : NAKAI KATSUHIKO
ISHIZAKA KAZUNORI
SAKAMOTO HIKARI
KITAHARA KOICHI
OTA YASUMITSU
TANAKA MASAHIRO
OHASHI WATARU

(30)Priority

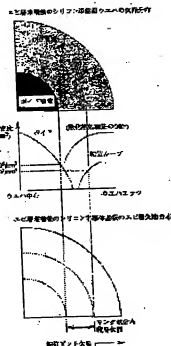
Priority number : 2000009535 Priority date : 18.01.2000 Priority country : JP

(54) SILICON SEMICONDUCTOR SUBSTRATE AND ITS MANUFACTURING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a silicon semiconductor substrate made to have heavy metal gettering ability by causing oxygen precipitation through heat treatment in a device manufacturing process, with no crystal defects on its surface, and a superior device characteristic, and to provide a method of manufacturing the substrate.

SOLUTION: This single-crystal silicon wafer is obtained by cutting a silicon single crystal and contains nitrogen at a concentration of $21 \times 10^{13}/\text{cm}^3$. When an epitaxial layer is caused to deposit on the wafer, the occurrence of stacking faults (ring-like distributed stacking faults) is reduced to ≤ 0.5 defect/cm² or dislocations (dislocation pit faults) over the whole surface of the wafer is reduced to ≤ 0.5 dislocation/cm².



LEGAL STATUS

23.04.2002

[Date of request for examination]
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-274167

(P2001-274167A)

(43) 公開日 平成13年10月5日 (2001.10.5)

(51) Int.Cl. ⁷	識別記号	F I	テマコード (参考)
H 0 1 L 21/322		H 0 1 L 21/322	Y 4 G 0 7 7
C 3 0 B 29/06	5 0 2	C 3 0 B 29/06	5 0 2 Z 5 F 0 5 3
	5 0 4		5 0 4 E
H 0 1 L 21/208		H 0 1 L 21/208	P

審査請求 未請求 請求項の数10 O L (全 22 頁)

(21) 出願番号 特願2000-210597 (P2000-210597)

(22) 出願日 平成12年7月11日 (2000.7.11)

(31) 優先権主張番号 特願2000-9535 (P2000-9535)

(32) 優先日 平成12年1月18日 (2000.1.18)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000111096

ワッカー・エヌエスシーイー株式会社
東京都中央区八丁堀三丁目11番12号

(72) 発明者 中居 克彦

千葉県富津市新富20-1 新日本製鐵株式
会社技術開発本部内

(72) 発明者 石坂 和配

千葉県富津市新富20-1 新日本製鐵株式
会社技術開発本部内

(74) 代理人 100072349

弁理士 八田 幹雄

最終頁に続く

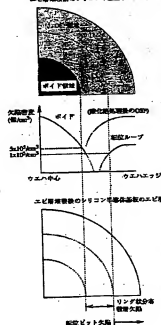
(54) 【発明の名称】 シリコン半導体基板およびその製造方法

(57) 【要約】

【課題】 この発明は、デバイスプロセス中の熱処理で酸素析出が起って重金属ゲッタリング能力があり、かつ表面の結晶欠陥がなくデバイス特性に優れたシリコン半導体基板、およびその製造方法を提供することを目的とする。

【解決手段】 シリコン単結晶において基板酸素濃度が $1 \times 10^{13} / \text{cm}^3$ 以上である単結晶から切り出したシリコン単結晶ウエハに、エビ層を堆積したときに、積層欠陥 (リング状分布積層欠陥) が 0.5 個 $/ \text{cm}^2$ 以下であること、あるいは転位 (転位ピット欠陥) がウエハ全面に渡って 0.5 個 $/ \text{cm}^2$ 以下であることを特徴とするシリコン単結晶基板およびその製造方法である。

エビ層堆積後のシリコン単結晶ウエハの欠陥分布



(2)

2

【特許請求の範囲】

【請求項1】 チョクラスキー法により製造された窒素含有シリコン単結晶から切り出したシリコン単結晶ウエハの表面に、エビタキシャル法によりシリコン単結晶層（エビ層）を堆積してなるシリコン半導体基板であって、前記シリコン単結晶ウエハの窒素濃度が 1×10^{11} atoms/cm³以上 1×10^{12} atoms/cm³以下であり、前記シリコン半導体基板の全面に渡って、

{111}面上の格子間原子型積層欠陥（リング状分布積層欠陥）が、エビ層中に0.5個/cm²以下であることを特徴とするシリコン半導体基板。

【請求項2】 チョクラスキー法により製造された窒素含有シリコン単結晶から切り出したシリコン単結晶ウエハの表面に、エビタキシャル法によりシリコン単結晶層（エビ層）を堆積してなるシリコン半導体基板であって、前記シリコン単結晶ウエハの窒素濃度が 1×10^{11} atoms/cm³以上 1×10^{12} atoms/cm³以下であり、前記シリコン半導体基板の全面に渡って、選択エッチング後に観察される転位（転位欠陥）が、エビ層中に0.5個/cm²以下であることを特徴とするシリコン半導体基板。

【請求項3】 チョクラスキー法により製造された窒素含有シリコン単結晶から切り出したシリコン単結晶ウエハの表面に、エビタキシャル法によりシリコン単結晶層（エビ層）を堆積してなるシリコン半導体基板であって、窒素濃度が 1×10^{11} atoms/cm³以上 1×10^{12} atoms/cm³以下であり、かつ該ウエハ全面に渡って、サイズ50nm以上のポイド密度が 5×10^4 /cm²以上 5×10^7 /cm²以下であるシリコン単結晶ウエハの表面に、エビタキシャル法によりエビ層を堆積してなることを特徴とするシリコン半導体基板。

【請求項4】 チョクラスキー法により製造された窒素含有シリコン単結晶から切り出したシリコン単結晶ウエハの表面に、エビタキシャル法によりシリコン単結晶層（エビ層）を堆積してなるシリコン半導体基板であって、窒素濃度が 1×10^{11} atoms/cm³以上 1×10^{12} atoms/cm³以下であり、かつ該ウエハ全面に渡って、直径1μm以上の転位ループが 1×10^4 /cm²以下であるシリコン単結晶ウエハの表面に、エビタキシャル法によりエビ層を堆積してなることを特徴とするシリコン半導体基板。

【請求項5】 前記シリコン単結晶ウエハの窒素濃度が 1×10^{11} atoms/cm³以上 1×10^{12} atoms/cm³以下である請求項1～4の何れか1項に記載のシリコン半導体基板。

【請求項6】 窒素を 1×10^{11} atoms/cm³以上 1.5×10^{12} atoms/cm³以下含有するシリコン融液を用いて、チョクラスキー法により、引上速度をV [mm/min]、融点 $\sim 1350^\circ\text{C}$ までの結晶成長軸方向の平均温度勾配をG [°C/mm]とした時、

基板抵抗率 ρ [Ωcm]を0.5Ωcm $< \rho < 30$ Ωcmとする場合、 V/G [mm²/Cmin] ≤ 0.13 であり、基板抵抗率 ρ [Ωcm]を0.0Ωcm $< \rho \leq 0.5$ Ωcmとする場合、 V/G [mm²/Cmin] ≤ 0.32 である条件で、シリコン単結晶を成長させた後に、該単結晶から切り出したシリコン単結晶ウエハの表面に、エビタキシャル法によりシリコン単結晶層を堆積することを特徴とするシリコン半導体基板の製造方法。

【請求項7】 窒素を 1×10^{11} atoms/cm³以上 1.5×10^{12} atoms/cm³以下含有するシリコン融液を用いて、チョクラスキー法により製造されたシリコン単結晶から切り出したシリコン単結晶ウエハを、非酸化性雰囲気あるいは水素雰囲気下 1100°C 以上で60秒以上熱処理した後に、該ウエハ表面にエビタキシャル法によりシリコン単結晶層を堆積することを特徴とするシリコン半導体基板の製造方法。

【請求項8】 窒素を 1×10^{11} atoms/cm³以上 1.5×10^{12} atoms/cm³以下含有するシリコン融液を用いて、チョクラスキー法により、引上速度をV [mm/min]、融点 $\sim 1350^\circ\text{C}$ までの結晶成長軸方向の平均温度勾配をG [°C/mm]とした時、基板抵抗率 ρ [Ωcm]を0.5Ωcm $< \rho < 30$ Ωcmとする場合、 V/G [mm²/Cmin] ≥ 0.15 であり、基板抵抗率 ρ [Ωcm]を0.0Ωcm $< \rho \leq 0.5$ Ωcmとする条件で、成長させたシリコン単結晶から切り出したシリコン単結晶ウエハの表面に、エビタキシャル法によりシリコン単結晶層を堆積することを特徴とするシリコン半導体基板の製造方法。

【請求項9】 窒素を 1×10^{11} atoms/cm³以上 1.5×10^{12} atoms/cm³以下含有するシリコン融液を用いて、チョクラスキー法により、引上速度をV [mm/min]、融点 $\sim 1350^\circ\text{C}$ までの結晶成長軸方向の平均温度勾配をG [°C/mm]とした時、基板抵抗率 ρ [Ωcm]を0.5Ωcm $< \rho < 30$ Ωcmとする場合、 V/G [mm²/Cmin] ≤ 0.10 であり、基板抵抗率 ρ [Ωcm]を0.0Ωcm $< \rho \leq 0.5$ Ωcmとする場合、 V/G [mm²/Cmin] ≤ 0.30 である条件で、成長させたシリコン単結晶から切り出したシリコン単結晶ウエハの表面に、エビタキシャル法によりシリコン単結晶層を堆積することを特徴とするシリコン半導体基板の製造方法。

【請求項10】 前記シリコン融液に、さらに窒素を 1×10^{11} atoms/cm³以上 1×10^{12} atoms/cm³以下含有する請求項6～9の何れか1項に記載のシリコン半導体基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、シリコン半導体基

板及びその製造方法に関するもので、特に、ゲッターリング特性に優れ、かつ表面欠陥が少なくTDD B特性に優れた品質のシリコン半導体基板、及びその製造方法に関するものである。

【0002】

【従来の技術】高集積MOSデバイスの基板として用いられるチョクラルスキー法により製造されるシリコン半導体基板には結晶製造中に混入した酸素が過飽和に存在しており、それが後のデバイスプロセス中に析出してウエハ内部に酸素析出物が形成される。この酸素析出物がウエハ内部に十分な量存在した場合、デバイスプロセス中に混入してくる重金属はウエハ内部に吸収され、デバイス活性層であるウエハ表面は清浄に保たれる。このような技術をイントリンシックゲッターリングと呼び、重金属汚染によるデバイス特性劣化を防止する効果があるため、シリコン単結晶基板にはデバイスプロセス中に過度の酸素析出が起こることが求められている。

【0003】近年、高品質デバイス用の基板として、シリコン単結晶ウエハの上、エピタキシャル法によりシリコン単結晶層（エビ層）を堆積させた、シリコン半導体基板（所謂エビウエハ）が用いられてきている。しかし、エビウエハは、その製造プロセス上で1100℃以上の高温熱処理を経るため、デバイスプロセス中の酸素析出が起こらなくなり、ゲッターリング特性がシリコン単結晶ウエハに比べて劣ることが分かってきた。この原因は、エビ層堆積プロセスの高温熱処理中に、その後のデバイスプロセスにおいて酸素析出の核となる酸素析出核が消滅するためと考えられる。

【0004】このようなエビ層堆積による酸素析出不足を補うため、例えば特開平8-250506号公報には、ウエハ内部に酸素析出物を形成する熱処理工程と、酸素析出物密度を制御するための温度保持工程を施した後、ウエハ表面にエビ層を成長させたエビウエハが提案されている。また、特開平9-199507号公報では、特定の熱処理により、表面よりほぼ均一にSiO₂析出物を所定量含有させた後、エビ層成長させたエビウエハが提案されている。これらの結晶では、エビ層堆積の高温熱処理中でも消えないような酸素析出核が作り込まれているため、エビウエハになった後もデバイスプロセス中で酸素析出が十分起こり、ゲッターリング特性に優れている。しかし、上記方法では、エビ層堆積プロセス中でも消えないような酸素析出物を作り込むためのウエハの熱処理工程が複雑なものとなるため、生産性を損なうとともにウエハコストを増大させるという問題点があった。

【0005】これとは別に、不純物元素を添加して析出を促進させる手法も提案されている。特に、窒素を添加した場合、酸素析出の核が安定となりエビ層堆積後も酸素析出が起こることが分かってきた。例えば、特開平1-189493号公報には、窒素を $1 \times 10^{11} / \text{cm}^3$

以上添加したシリコンウエハにエビ層を堆積すること、その後プロセス熱処理で十分な析出が起こり、ゲッターリング特性に優れたエビウエハを製造することが提案されている。本方法は、OSF領域がシリコン単結晶ウエハ内に存在するような窒素添加シリコン単結晶ウエハを使うことを特徴としている。しかし、そのような窒素添加シリコン単結晶ウエハにエビ層を堆積した場合、シリコン単結晶ウエハのOSF領域に当たる部分に堆積されたエビ層の中に結晶欠陥が発生し、TDD B (Time Dependent Dielectric Breakdown: 経時絶縁破壊) 特性などのデバイス特性を低下させてしまう。そのため、この方法では、エビウエハとして実用的ではない。

【0006】

【発明が解決しようとする課題】窒素添加されたシリコン単結晶ウエハにエビ層を堆積した時に発生する結晶欠陥は、エビ層堆積する前のシリコン単結晶ウエハの品質に起因していることがわかってきた。よって、窒素添加シリコン単結晶ウエハをエビウエハの基板として使用する場合は、従来の酸素析出という品質の他に、エビ層に欠陥が発生しないような品質の窒素添加シリコン単結晶ウエハを作り込む必要がある。

【0007】本発明は、窒素添加シリコン単結晶ウエハの結晶品質を改善することにより、エビ層に欠陥がなく、更にデバイスプロセス中の酸素析出能に優れ、重金属のゲッターリング能力も良好であるようなシリコン半導体基板、及びそのようなシリコン半導体基板の製造方法を提供するものである。

【0008】

【課題を解決するための手段】本発明者らは、シリコン融液中に窒素を添加し、種々の育成条件でシリコン単結晶を製造し、その結晶から切り出したシリコン単結晶ウエハにエビ層堆積を行って、エビ層に生成する結晶欠陥を調査した。同時に、エビ層堆積前の状態でシリコン単結晶ウエハの品質も詳細に調査した。その結果、エビ層には、後に述べる二種類の結晶欠陥が発生し、これらの結晶欠陥は、エビ層堆積前の窒素添加シリコン単結晶ウエハに存在している微小欠陥の内、シリコン単結晶ウエハ表面に露出していたものが、エビ層に転写されて形成されたものであることがわかった。詳細な検討の結果、エビ層結晶欠陥の発生を防止するためには、(a) 結晶製造条件の最適化により窒素添加シリコン単結晶ウエハの微小欠陥をなくす、(b) エビ層堆積前の前処理で窒素添加シリコン単結晶ウエハの微小欠陥を消滅させる、と言う二つの方法が有効であることが判明し、これらの知見を以て、本発明を完成した。

【0009】すなわち、本発明は、(1) チョクラルスキー法により製造された窒素含有シリコン単結晶から切り出したシリコン単結晶ウエハの表面に、エピタキシャル法によりシリコン単結晶層（エビ層）を堆積してなるシリコン半導体基板であって、前記シリコン単結晶ウ

エハの窒素濃度が $1 \times 10^{18} \text{ atoms/cm}^3$ 以上 $1 \times 10^{19} \text{ atoms/cm}^3$ 以下であり、前記シリコン半導体基板の全面に渡って、{111}面上の格子間原子型積層欠陥(リング状分布積層欠陥)が、エビ層中に $0.5 \mu\text{m/cm}^2$ 以下であることを特徴とするシリコン半導体基板、(2) チョクラスキー法により製造された窒素含有シリコン単結晶から切り出したシリコン単結晶ウエハの表面に、エビタキシャル法によりシリコン半導体基板を堆積してなるシリコン半導体基板であって、前記シリコン単結晶ウエハの窒素濃度が $1 \times 10^{18} \text{ atoms/cm}^3$ 以上 $1 \times 10^{19} \text{ atoms/cm}^3$ 以下であり、前記シリコン半導体基板の全面に渡って、選択エッチング後に観察される転位(転位ピット欠陥)が、エビ層中に $0.5 \mu\text{m/cm}^2$ 以下であることを特徴とするシリコン半導体基板、(3) チョクラスキー法により製造された窒素含有シリコン単結晶から切り出したシリコン単結晶ウエハの表面に、エビタキシャル法によりシリコン単結晶層(エビ層)を堆積してなるシリコン半導体基板であって、窒素濃度が $1 \times 10^{18} \text{ atoms/cm}^3$ 以上 $1 \times 10^{19} \text{ atoms/cm}^3$ 以下であり、かつ該ウエハ全面に渡って、サイズ 50 nm 以上のボイド密度が $5 \times 10^4 / \text{cm}^2$ 以上 $5 \times 10^5 / \text{cm}^2$ 以下であるシリコン単結晶ウエハの表面に、エビタキシャル法によりエビ層を堆積してなることを特徴とするシリコン半導体基板、(4) チョクラスキー法により製造された窒素含有シリコン単結晶から切り出したシリコン単結晶ウエハの表面に、エビタキシャル法によりシリコン単結晶層(エビ層)を堆積してなるシリコン半導体基板であって、窒素濃度が $1 \times 10^{18} \text{ atoms/cm}^3$ 以上 $1 \times 10^{19} \text{ atoms/cm}^3$ 以下であり、かつ該ウエハ全面に渡って、直径 $1 \mu\text{m}$ 以上の転位ループが $1 \times 10^4 / \text{cm}^2$ 以下であるシリコン単結晶ウエハの表面に、エビタキシャル法によりエビ層を堆積してなることを特徴とするシリコン半導体基板、(5) 前記シリコン単結晶ウエハの炭素濃度が $1 \times 10^{18} \text{ atoms/cm}^3$ 以上 $1 \times 10^{19} \text{ atoms/cm}^3$ 以下である(1)~(4)の何れか1項に記載のシリコン半導体基板、(6) 窒素を $1 \times 10^{18} \text{ atoms/cm}^3$ 以上 $1.5 \times 10^{19} \text{ atoms/cm}^3$ 以下含有するシリコン融液を用いて、チョクラスキー法により、引上速度を $V [\text{mm/min}]$ 、融点 $\sim 1350^\circ\text{C}$ までの結晶成長軸方向の平均温度勾配を $G [^\circ\text{C/mm}]$ とした時、基板抵抗率 $\rho [\Omega\text{cm}]$ を $0.5 \Omega\text{cm} < \rho < 3.0 \Omega\text{cm}$ とする場合、 $V/G [\text{mm}^2/^\circ\text{Cmin}]$ を 0.13 であり、基板抵抗率 $\rho [\Omega\text{cm}]$ を $0.0 \Omega\text{cm} < \rho \leq 0.5 \Omega\text{cm}$ とする場合、 $V/G [\text{mm}^2/^\circ\text{Cmin}]$ を ≤ 0.32 である条件で、シリコン単結晶を成長させた後に、該単結晶から切り出したシリコン単結晶ウエハの表面に、エビタキシャル法によりシリコン単結晶層を堆積することを特徴とするシリコン半導体基板の製造

方法、(7) 窒素を $1 \times 10^{18} \text{ atoms/cm}^3$ 以上 $1.5 \times 10^{19} \text{ atoms/cm}^3$ 以下含有するシリコン融液を用いて、チョクラスキー法により製造されたシリコン単結晶から切り出したシリコン単結晶ウエハを、非酸化性雰囲気あるいは水素雰囲気 1100°C 以上で 60 秒以上熱処理した後に、該ウエハ表面にエビタキシャル法によりシリコン単結晶層を堆積することを特徴とするシリコン半導体基板の製造方法、(8) 窒素を $1 \times 10^{18} \text{ atoms/cm}^3$ 以上 $1.5 \times 10^{19} \text{ atoms/cm}^3$ 以下含有するシリコン融液を用いて、チョクラスキー法により、引上速度を $V [\text{mm/min}]$ 、融点 $\sim 1350^\circ\text{C}$ までの結晶成長軸方向の平均温度勾配を $G [^\circ\text{C/mm}]$ とした時、基板抵抗率 $\rho [\Omega\text{cm}]$ を $0.5 \Omega\text{cm} < \rho < 3.0 \Omega\text{cm}$ とする場合、 $V/G [\text{mm}^2/^\circ\text{Cmin}]$ を 0.15 であり、基板抵抗率 $\rho [\Omega\text{cm}]$ を $0.0 \Omega\text{cm} < \rho \leq 0.5 \Omega\text{cm}$ とする場合、 $V/G [\text{mm}^2/^\circ\text{Cmin}]$ を ≥ 0.36 である条件で、成長させたシリコン単結晶から切り出したシリコン単結晶ウエハの表面に、エビタキシャル法によりシリコン単結晶層を堆積することを特徴とするシリコン半導体基板の製造方法、(9) 窒素を $1 \times 10^{18} \text{ atoms/cm}^3$ 以上 $1.5 \times 10^{19} \text{ atoms/cm}^3$ 以下含有するシリコン融液を用いて、チョクラスキー法により、引上速度を $V [\text{mm/min}]$ 、融点 $\sim 1350^\circ\text{C}$ までの結晶成長軸方向の平均温度勾配を $G [^\circ\text{C/mm}]$ とした時、基板抵抗率 $\rho [\Omega\text{cm}]$ を $0.5 \Omega\text{cm} < \rho < 3.0 \Omega\text{cm}$ とする場合、 $V/G [\text{mm}^2/^\circ\text{Cmin}]$ を ≤ 0.10 であり、基板抵抗率 $\rho [\Omega\text{cm}]$ を $0.0 \Omega\text{cm} < \rho \leq 0.5 \Omega\text{cm}$ とする場合、 $V/G [\text{mm}^2/^\circ\text{Cmin}]$ を ≤ 0.30 である条件で、成長させたシリコン単結晶から切り出したシリコン単結晶ウエハの表面に、エビタキシャル法によりシリコン単結晶層を堆積することを特徴とするシリコン半導体基板の製造方法、(10) 前記シリコン融液に、さらに炭素を $1 \times 10^{18} \text{ atoms/cm}^3$ 以上 $1 \times 10^{19} \text{ atoms/cm}^3$ 以下含有する(6)~(9)の何れか1項に記載のシリコン半導体基板の製造方法、である。
[0010]
【発明の実施の形態】エビ層堆積後の酸素析出とゲッタリング能力を確保するためには、ある一定値以上の窒素を添加する必要がある。窒素濃度としては、 $1 \times 10^{18} \text{ atoms/cm}^3$ 以上、より望ましくは $2 \times 10^{18} \text{ atoms/cm}^3$ 以上が適当である。窒素濃度が $1 \times 10^{18} \text{ atoms/cm}^3$ 未満の場合、エビ層堆積後の酸素析出物密度が $10^4 / \text{cm}^2$ 未満となるため、ゲッタリング能力が不足してしまう。窒素濃度が高くなると多結晶化しやすくなるため、窒素濃度上限は $1 \times 10^{19} \text{ atoms/cm}^3$ 以下が適当である。窒素添加のみでもゲッタリング能としては十分であるが、ユーザーの要望として、より高密度の酸素析出物が求められることもあ

る。その場合は、窒素と同時に炭素を添加することが効果的である。炭素は、800℃以下の低温熱処理における析出促進効果があるのに対し、窒素は、900℃以上の高温熱処理における析出促進効果があるため、両者を添加することで、デバイスプロセス中の低温・高温両方で酸素析出が起こり、析出物密度を増やすことが出来る。炭素濃度としては、 1×10^{11} atoms/cm³以上、より好ましくは 3×10^{11} atoms/cm³以上が適当である。炭素濃度が 1×10^{11} atoms/cm³未満の場合は、特に1100℃以下の熱処理で構成される低溫CMOSプロセスの場合に 10^{10} /cm³未満の析出物密度となるため、添加効果が認められない恐れがある。また、炭素濃度が高くなると多結晶化しやすくなるため、炭素濃度上限は 1×10^{11} atoms/cm³以下が適当である。

【0011】窒素添加したCZ-Si結晶には、図1に示すような3種類の欠陥領域(ボイド領域、OSF領域、I領域)が存在する。これらの欠陥領域の分布は、炭素添加の有無に関わらず、V/G(結晶成長速度/固液界面の結晶軸方向温度勾配)と窒素濃度、基板抵抗率のパラメーターで一義的に決定される。ボイド領域とは、結晶育成中に過剰の原子空孔が凝集してできたボイド欠陥が存在し、それらの原子空孔が凝集してできたボイド欠陥が存在する。OSF領域は、シリコン単結晶ウエハを酸化熱処理したときに、酸化誘起積層欠陥(Oxidation induced Stacking Fault: 以後OSFと呼ぶ)が発生する領域である。I領域とは、結晶育成中に過剰の格子間原子が導入される領域である。V/Gが大きくなると、ボイド領域がウエハ全面に渡って広がり、V/Gが小さくなると、ボイド領域がウエハ中心に収縮し、I領域がウエハ全面に広がるようになる。OSF領域は、ボイド領域とI領域の境界に位置する。

【0012】このような欠陥領域を含む窒素添加CZ-Si結晶から切り出したシリコン単結晶ウエハにエビ層を堆積した場合、基板となるシリコン単結晶ウエハとは別に、エビ層のみに形成される特有な結晶欠陥として、リング状分布積層欠陥と転位ビット欠陥の2種類が発生することが明らかになった。

【0013】リング状分布積層欠陥は、図2に示すように、シリコン単結晶ウエハとエビ層界面からエビ層表面へ伸びる(111)面上の格子間原子型積層欠陥であり、(100)ウエハにエビ層を行った場合、エビ層厚をT[μm]としたときに、辺長がほぼ $T \times \sqrt{2}$ [μm]となる正三角形の構造を取る。このリング状分布積層欠陥は、表面異物計で見たときに、ウエハ上の異物と同じような散乱像として現れることから、エビ層堆積後のウエハを表面異物計で測ることにより、その個数を評価することが出来る。

【0014】転位ビット欠陥は、図3に示すように、エビ層界面からエビ層表面へ伸びる一本あるいは数本の転

位である。この転位ビット欠陥は、エビ層堆積後のウエハをそのまま表面異物計等で測っても検出されず、エビ層堆積後のウエハ表面をライトエッチ・セコエッチ等の選択エッチングを行うことでできるビットを数えることによって、その個数を評価することが出来る。なお、その際、選択エッチングのエッチング量[μm]は、エビ層膜厚T[μm]より少なくなる。

【0015】リング状分布積層欠陥が0.5個/cm²超、あるいは転位ビット欠陥が0.5個/cm²超存在した場合、例えば電極面積20mm²のデバイスにおいて、これらの欠陥によって破壊が引き起こされる確率が10%を超える。これらの欠陥が多数存在する電極は、TDD特性などの電気特性が劣化するため、このような欠陥を多数内在するウエハは、高品質デバイス用のシリコン半導体基板として使うことができない。

【0016】上記エビ層特有の欠陥のウエハ面内での発生位置を詳細に調査した結果、図4に示すように、エビ層堆積前のシリコン単結晶ウエハの欠陥状態と対応していることがわかった。

【0017】リング状分布積層欠陥が発生する領域は、エビ層堆積前のシリコン単結晶ウエハにおいて、OSF領域の内側(すなわちボイド領域寄り)であることがわかった。この領域では、サイズ50nm以上になりきれなかった原子空孔集合体が微小酸析出物となり、自らの体積膨張で吐き出した格子間原子が周囲に凝集して、微小な格子間原子型積層欠陥を形成していると考えられる。そのような格子間原子型積層欠陥の上にエビ層を堆積することにより、格子間原子型積層欠陥がエビ層に転写して、リング状分布積層欠陥が形成されたと推察される。種々の結晶でシリコン単結晶ウエハの欠陥分布とリング状分布積層欠陥分布との位置関係を詳細に調査した結果、ウエハ全面でサイズ50nm以上のボイド密度が 5×10^{10} /cm³以上になっているようなウエハ、もしくは、ボイド領域がウエハ中心に収縮し消滅してしまっているウエハにおいては、エビ層堆積後のリング状分布積層欠陥が0.5個/cm²以下に抑えられ、ウエハ全面でサイズ50nm以上のボイド密度が 5×10^{10} /cm³以上になっているウエハはOSF領域がウエハ外側に完全に除外されたものである。サイズ50nmのボイド密度が 0 /cm³以上 5×10^{10} /cm³未満であるような領域には、リング状分布積層欠陥が0.5個/cm²超発生することになった。そのような領域では、上述したような微小な格子間原子型積層欠陥が存在しているものと考えられる。必要以上にボイドが多くなると、エビ層のボイドの転写が起こり、エビ層のTDD特性が劣化する。ボイド密度は 5×10^{10} /cm³以下に抑えておくことが望ましい。

【0018】転位ビット欠陥が発生する領域は、エビ層堆積前のシリコン単結晶ウエハにおいてOSF領域であ

り、かつ前記リング状分布積層欠陥が発生する領域の外側であることがわかった。また、エビ層堆積前のシリコン単結晶ウエハの前記領域には、直径が1μm以上の転位ループが存在することが明らかとなった。この領域では、原子空孔集合体から形成された微小酸素析出物の個数がリング状分布積層欠陥領域より多いため、吐き出される格子間原子の濃度が増加した結果、析出物周囲の積層欠陥がアンフォールトして前述のような転位ループとなったと考えられる。なお、この転位ループとは従来より発見されている1領域の転位クラスター(H. Takeno et al., Mat. Res. Soc. Symp. Proc. vol. 262, 1992)とは発生原因が異なる別の欠陥である。すなわち、1領域の転位クラスターは過剰に導入された1そのものが自然に集合してできたものであるのに対して、ここで述べている転位ループは微小酸素析出物が発生原因であり、転位ループの中心付近に酸素析出物が存在していることが特徴である。そのような転位ループは、エビ堆積したときに消滅することなしにエビ層に転写されてしまうため、転位ビット欠陥が形成されたと推察される。種々の結晶で転位ループと転位ビット欠陥の関係を詳細に調査した結果、直径1μm以上の転位ループが $1 \times 10^3 / \text{cm}^2$ 超存在する領域では、転位ループが0.5個/ cm^2 超になることがわかった。このことは、エビ層堆積前のシリコン単結晶ウエハにおいて、ウエハミラー面から0.5μmより浅い領域に存在する転位ループが、エビ層堆積前のシリコン単結晶ウエハ表面に顔を出し、エビ層堆積後、エビ層に転写するためと考えられる。

【0019】このように、エビ層欠陥は、窒素添加シリコン単結晶ウエハのOSF領域に存在することがわかった。そのため、エビ層堆積前にgrown-in結晶欠陥を低減する、あるいは除去する方策を取ることがエビ層欠陥低減に有効である。

【0020】エビ膜厚については特に規定しないが、一般的に膜厚の制御性から0.5μm以上の膜厚を達成することが困難になる。またスループットから20μm以下が望ましい。20μm超のエビ膜厚ではエビ堆積工程が30分以上となるため生産性が落ちて実用的ではない。

【0021】次に、上記エビ層欠陥が発生しない窒素添加シリコン半導体基板、及び窒素・炭素添加シリコン半導体基板の製造方法について、以下に説明する。

【0022】窒素を 1×10^{13} atoms/ cm^3 以上含むシリコン単結晶を育成するためには、偏析の関係から、シリコン融液中に 1×10^{13} atoms/ cm^3 以上の窒素を添加する必要がある。シリコン融液中に窒素が 1.5×10^{13} atoms/ cm^3 超添加された場合、窒素濃度が高くなって、多結晶化が起こりやすくなるため、実用には不適当である。

【0023】炭素を 1×10^{13} atoms/ cm^3 以上含むシリコン単結晶を育成するためには、偏析の関係から、シリコン融液中に 3×10^{13} atoms/ cm^3 以上の炭素を添加する必要がある。シリコン融液中に炭素が 1×10^{13} atoms/ cm^3 超添加された場合、炭素濃度が高くなって、多結晶化が起こりやすくなるため、実用には不適当である。

【0024】窒素添加シリコン単結晶ウエハ、及び窒素・炭素添加シリコン単結晶ウエハを用い、かつリング状分布積層欠陥が0.5個/ cm^2 以下になるエビウエハの製造方法として、例えば以下の方法がある。

【0025】(A) 結晶育成時のV/Gを、基板抵抗率ρ[Ωcm]が0.5Ωcm<ρ<30Ωcmの時V/G[mm²/Cmin]≤0.13に、基板抵抗率ρ[Ωcm]が0.0Ωcm<ρ≤0.5Ωcmの時V/G[mm²/Cmin]≤0.32に制御し、育成したシリコン単結晶から切り出したシリコン単結晶ウエハに、エビタキシャル法により所定厚みのエビ層を堆積する。

【0026】(B) 結晶育成時のV/Gを、基板抵抗率ρ[Ωcm]が0.5Ωcm<ρ<30Ωcmの時V/G[mm²/Cmin]≥0.15に、基板抵抗率ρ[Ωcm]が0.0Ωcm<ρ≤0.5Ωcmの時V/G[mm²/Cmin]≥0.36に制御し、育成したシリコン単結晶から切り出したシリコン単結晶ウエハに、エビタキシャル法により所定厚みのエビ層を堆積する。

【0027】結晶育成時のV/Gが、基板抵抗率ρが0.5Ωcm<ρ<30Ωcmの時に0.13<V/G[mm²/Cmin]<0.15であり、0.0Ωcm<ρ≤0.5Ωcmの時に0.32<V/G[mm²/Cmin]<0.36である場合は、リング状分布積層欠陥の発生原因となる欠陥がシリコン単結晶ウエハに形成されてしまうため、エビ層堆積後にリング状分布積層欠陥が0.5個/ cm^2 超発生してしまう。V/Gの上限及び下限は特に規定しないが、生産性の問題から、下限は0.05[mm²/Cmin]以上、上限は結晶引上装置の冷却能力から0.40[mm²/Cmin]以下が、現実的である。なお、(B)の方法で製造したシリコン単結晶ウエハは、ウエハ全面に渡ってサイズ50nm以上のボイド密度が $5 \times 10^3 / \text{cm}^3$ 以上になっており、OSF領域がウエハ外側に完全に除外されている。

【0028】窒素添加シリコン単結晶ウエハ、及び窒素・炭素添加シリコン単結晶ウエハを用い、かつ転位ビット欠陥が0.5個/ cm^2 以下になるようなエビウエハの製造方法として、例えば以下の方法がある。

【0029】(C) エビ層堆積前に、非酸化性雰囲気あるいは酸素雰囲気、1100℃以上で60秒以上熱処理したシリコン単結晶ウエハに、エビタキシャル法に

より所定厚みのエビ層を堆積する。

【0030】(D) 結晶育成時の V/G を、基板抵抗率 ρ [Ωcm]が $0.5\Omega\text{cm} < \rho < 30\Omega\text{cm}$ の時 V/G [mm^2/Cmin] ≤ 0.10 に、基板抵抗率 ρ [Ωcm]が $0.0\Omega\text{cm} < \rho \leq 0.5\Omega\text{cm}$ の時 V/G [mm^2/Cmin] ≤ 0.30 に制御し、育成したシリコン単結晶から切り出したシリコン単結晶ウエハに、エビタキシャル法により所定厚みのエビ層を堆積する。

【0031】(C)のような熱処理は、エビ層堆積前のシリコン単結晶ウエハ表面に存在していた転位ピット欠陥の発生原因となる転位ループを消滅させるものと考えられる。非酸化性雰囲気としては、不純物が5ppm以下であり、熱処理後の酸化膜厚が2nm以下に押さえられていればよく、ガスとしては、例えば Ar などの希ガスが有効である。熱処理後の酸化膜厚が2nm超となる酸化雰囲気中では、微小転位ループが消滅せず、それに加えて OSF も形成されるため好ましくない。1100℃未満、60秒未満では、エビ層堆積後の転位ピット欠陥が0.5個/ cm^2 にならない。原因として、1100℃未満では、点欠陥反応が活性化せず、転位ループ消滅現象が起こらなかったため、60秒未満では、転位ループ消滅に要する時間として不十分だったためと考えられる。結晶育成時の V/G が、基板抵抗率 ρ が $0.5\Omega\text{cm} < \rho < 30\Omega\text{cm}$ の時 V/G [mm^2/Cmin] > 0.10 であり、 $0.0\Omega\text{cm} < \rho \leq 0.5\Omega\text{cm}$ の時 V/G [mm^2/Cmin] > 0.30 である場合は、転位ピット欠陥の発生原因となる転位ループがシリコン単結晶ウエハに形成されてしまうため、エビ層堆積後に転位ピット欠陥が0.5個/ cm^2 超発生してしまう。なお、(D)の方法で製造したシリコン単結晶ウエハは、ウエハ全面に渡って直径1 μm 以上の転位ループが $1 \times 10^4/\text{cm}^2$ 以下になっている。

【0032】エビ堆積方法については特に規定はしないが、市販されているジクロロシラン、トリクロロシランを原料ガスとする牧葉エビ堆積装置・パッチエビ堆積装置を使った方法で、いわゆるエビ後の輝点の原因となるようなシリコン単結晶ウエハ上の異物がエビ堆積前の洗浄で十分排除されているようなプロセスであれば問題はない。

【0033】

【実施例】以下に、実施例を挙げて本発明を説明するが、本発明はこれらの実施例の記載によって制限されるものではない。

【0034】実施例1

本実施例に用いられるシリコン単結晶製造装置は、通常のCZ法によるシリコン単結晶製造に用いられるものであれば、特に制限されるものではない。この装置を利用して育成されたシリコン単結晶は、伝導型：p型（ボロ

ンドープ）、結晶径：8インチ（200mm）、抵抗率：0.004~10.5 Ωcm 、酸素濃度6.0~8.0 $\times 10^{17}$ atoms/ cm^3 （日本電子工業振興協会による酸素濃度換算係数を用いて算出）である。窒素添加は、シリコン融液中に窒化膜付きウエハを投入することによって行った。シリコン融液中の窒素濃度は、投入した窒化膜付きウエハについての窒素の総量とシリコン融液の量から算出した。引上速度 V [mm/min]、融点~1350℃までの結晶成長方向の平均温度勾配 G [$^{\circ}\text{C}/\text{mm}$]としたときの V/G を変化させるため、結晶成長速度あるいはシリコン単結晶製造装置の内部構造を変えた複数の結晶育成条件にて、シリコン単結晶を育成した。この結晶から切り出して作成したシリコン単結晶ウエハに、エビタキシャル法により5 μm のシリコン単結晶層（エビ層）を堆積して、シリコン半導体基板（エビウエハ）を作成した。

【0035】窒素濃度は、エビ層堆積後のシリコン半導体基板からサンプルを採取し、表面のエビ層を除去するために20 μm のポリッシュを行った後、二次イオン質量分析装置（SIMS）を用いて測定した。

【0036】エビ層のリング状分布積層欠陥は、以下の手順で評価した。まず、エビウエハをそのまま、TenCor社製表面異物計SP1を用い、測定条件として0.1 μm 以上の異物を評価するモードにて、異物の個数と分布を調査した。その後、エビウエハをSC1洗浄にかけて異物を除去し、再び表面異物計にて異物を測定し、洗浄前後で残っている異物をリング状分布積層欠陥と判定して、その個数をカウントした。密度を算出するためにウエハ全体を覆うように1 cm^2 の正方形格子上を作って、各格子に含まれるリング状分布積層欠陥の個数から、各格子におけるリング状分布積層欠陥の面積密度を算出し、面積密度の最大値を求めた。

【0037】エビ層堆積後の酸素析出挙動を評価するために、エビウエハに対して表1に示す4段のデバイスプロセスを模した熱処理を施し、エビ表面から100 μm の深さの酸素析出物を赤外干渉法で測定した。市販されている赤外干渉法による欠陥評価装置として、HYT社のOPP（Optical Precipitate Profiler）を用いた。

【0038】また、エビ層堆積後のゲッターリング挙動を評価するため、表1に示す4段のデバイスプロセスを模した熱処理を施した後に、スピンコート法にてNiをウエハ表面に 10^{17} atoms/ cm^2 塗布し、MOSダイオードを実装した。ゲート酸化の条件は1000℃、30分、dry O_2 で、酸化膜厚は300nmとした。その後のMOS-C-t法による発生ライフタイム測定を行った。

【0039】

【表1】

1段目、1000°C×2hr (O₂)

	挿入	昇温	保持	降温	引出
温度(°C)	700	700→1000	1000	1000→700	700
レート(°C/分)	—	5	—	3	—
時間	—	1:00	2:00	1:40	—
雰囲気	N ₂	O ₂	O ₂	N ₂	N ₂

2段目、1150°C×8hr (N₂)

	挿入	昇温	保持	降温	引出
温度(°C)	700	700→1150	1150	1150→700	700
レート(°C/分)	—	5	—	3	—
時間	—	1:30	8:00	2:30	—
雰囲気	N ₂	O ₂	N ₂ +3XO ₂	N ₂	N ₂

3段目、800°C×2hr (O₂)

	挿入	昇温	保持	降温	引出
温度(°C)	700	700→800	800	800→700	700
レート(°C/分)	—	5	—	3	—
時間	—	0:20	2:00	0:33	—
雰囲気	N ₂	O ₂	O ₂	N ₂	N ₂

4段目、1000°C×2hr (wet O₂)

	挿入	昇温	保持	降温	引出
温度(°C)	700	700→1000	1000	1000→700	700
レート(°C/分)	—	5	—	3	—
時間	—	1:00	2:00	1:40	—
雰囲気	N ₂	O ₂	wet O ₂	N ₂	N ₂

【0040】TDDBを評価するため、電極面積20 mm²のポリシリコンMOSをエピウエハ上に作成した。酸化膜厚は25 nmとした。連続ストレス電流密度を-5 mA/cm²とし、破壊判定電界を1.0 MV/cmとした時のQ_{ss}が1.0 C/cm²以上であるような歩留まりを調査した。

【0041】評価結果を比較例も含めて表2に示す。融液窒素濃度が1×10¹⁸ atoms/cm³以上であるものは、基板窒素濃度が1×10¹⁸ atoms/cm³以上になり、熱処理後の析出物密度が10⁸/cm³以上

でライフタイムが20 msec以上とゲッタリング特性に優れていた。また、基板抵抗率ρ[Ωcm]が0.5 Ωcm<ρ<3.0 Ωcmの時V/G[mm²/°Cmin]≤0.13であり、基板抵抗率ρ[Ωcm]が0.0 Ωcm<ρ≤0.5 Ωcmの時V/G[mm²/°Cmin]≤0.32である場合は、エピ層のリング状分布積層欠陥が0.5個/cm²以下、TDDBが90%以上とエピ層品質が良好であった。

【0042】

【表2】

備考	5774(Å)	TDOB (%)	エビ後析出物密度 (cm ³ /cm ³)	ワグザ分分布値 (nm ² /min)	V/C (nm ² /min)	基板窒素濃度 (atoms/cm ³)	膜被窒素濃度 (atoms/cm ³)	抵抗率 (Ωcm)
比較例	8	95	2.42+05	0	0.11	0	0	1.2
比較例	8	93	2.28+05	0	0.13	0	0	1.2
比較例	8	93	5.83+07	0	0.13	1.26E+12	1.58E+14	10.8
比較例	8	93	3.83+07	0	0.13	1.52E+12	1.50E+14	10.8
比較例	23	93	2.42+08	0	0.11	1.01E+13	1.60E+16	10.2
比較例	23	95	4.22+08	0.22	0.13	1.35E+13	1.68E+16	10.2
比較例	23	95	4.22+09	3.39	0.14	1.31E+13	1.72E+16	10.2
比較例	23	92	4.22+09	0	0.11	1.48E+14	1.81E+17	9.7
比較例	23	92	3.43+09	0.23	0.13	1.93E+14	1.35E+17	9.7
比較例	23	93	6.52+09	2.00	0.14	4.3E+14	1.18E+17	1.4
比較例	21	93	6.12+08	0.31	0.11	4.35E+13	1.02E+16	1.4
比較例	21	93	2.33+08	0.31	0.13	1.7E+13	1.70E+16	1.2
比較例	24	82	3.7E+08	2.30	0.14	1.28E+13	1.65E+16	1.3
比較例	23	94	6.1E+08	0	0.31	1.7E+13	2.3E+16	0.342
実施例	22	95	4.3E+08	0	0.32	1.39E+13	1.01E+16	0.318
比較例	22	84	5.1E+08	2.45	0.34	1.27E+13	1.55E+16	0.308
比較例	7	92	1.6E+06	0	0.31	0	0	0.011
比較例	8	93	1.2E+06	0	0.34	0	0	0.016
比較例	10	94	5.7E+07	0	0.31	1.52E+12	1.56E+14	0.015
比較例	23	93	2.4E+09	0	0.34	1.57E+12	1.39E+14	0.014
比較例	23	93	1.7E+09	0.75	0.31	1.42E+13	1.36E+16	0.019
比較例	23	93	1.7E+09	12.50	0.32	1.57E+13	1.58E+16	0.018
比較例	23	91	6.9E+08	0	0.34	1.05E+13	1.4E+16	0.015
比較例	23	91	2.2E+09	0.33	0.31	1.69E+14	1.7E+17	0.015
比較例	23	91	2.5E+09	12.81	0.32	1.79E+14	1.04E+17	0.020
比較例	24	82	1.5E+09	0	0.34	1.49E+14	1.0E+17	0.012
比較例	22	85	3.2E+09	0	0.31	1.3E+13	1.5E+16	0.006
比較例	24	92	5.0E+09	0.21	0.32	1.39E+13	1.71E+16	0.005
比較例	23	81	3.6E+09	12.33	0.34	1.35E+13	1.03E+16	0.005

【0043】実施例2

シリコン単結晶の引き上げ及び窒素の添加法は、実施例1と同様である。この結晶から切り出して作成したシリコン単結晶ウエハに、実施例1と同様に5μmのエビ層を堆積した。但し、実施例1とは異なり、エビ層堆積前の熱処理として、エビ層堆積装置チャンバー内での熱処理、あるいはRTAによる熱処理、あるいはパッチ式縦型炉による熱処理を行った。

【0044】エビ層の転位ビット欠陥を評価した。評価は、ライトエッチ液にてエビ層表面3μmをエッチングし、1μm以上のサイズを持つ変形もしくは流線形状のビットの個数を、光学顕微鏡観察にてカウントした。エビ層堆積後の析出挙動、ゲッタリング挙動、TDDB評

価は、実施例1と同様である。

【0045】評価結果を比較例も含めて表3に示す。融液窒素濃度が 1×10^{13} atoms/cm³以上であるものは、基板窒素濃度が 1×10^{13} atoms/cm³以上になり、熱処理後の析出物密度が 10^9 /cm³以上で、ライフタイムが20msec以上と、ゲッタリング特性に優れていた。また、100%H₂、あるいは100%A₂で、1100℃、60秒以上の熱処理を行ったものは、エビ層の転位ビット欠陥が0.5個/cm²以下、TDDBが90%以上と、エビ層品質が良好であった。

【0046】

【表3】

抵抗率 (Ωcm)	融液窒素濃度 (atoms/cm ³)	基板窒素濃度 (atoms/cm ³)	エビの熱処理		エビ後 析出物密度 (/cm ²)	TDBB (%)	備考
			雰囲気	温度・時間 (°C)・(分)			
9.9	0	0	なし	1100・60	0	2.3E+05	2・93 比較例
9.9	0	0	100X ₂	1100・60	0	2.3E+05	3・94 比較例
9.8	1.02E+14	1.37E+12	なし	なし	0	6.2E+07	8・94 比較例
10.1	1.17E+14	1.75E+12	100X ₂	1100・60	30.75	4.5E+08	9・93 比較例
10.0	1.44E+16	1.75E+12	なし	なし	14.61	2.0E+08	24・81 比較例
9.9	1.44E+16	1.78E+12	100X ₂	1000・60	5.55	3.1E+08	25・92 比較例
10.1	1.87E+16	1.85E+12	100X ₂	1100・30	0.11	2.2E+08	23・81 実施例
8.8	1.64E+16	1.14E+12	100X ₂	1100・60	0	1.9E+08	25・95 実施例
10.0	1.14E+16	1.03E+12	100X ₂	1100・90	2.95	1.1E+08	26・80 比較例
10.2	1.56E+16	1.99E+12	100X ₂	1100・30	0	5.3E+05	25・93 実施例
10.1	1.49E+16	1.18E+12	100X ₂	1100・60	0	2.3E+08	23・84 比較例
9.8	1.91E+16	1.01E+12	100X ₂	1000・30	5.55	4.3E+08	25・80 比較例
10.1	1.88E+16	1.32E+12	100X ₂	1100・30	0.13	3.0E+08	22・64 実施例
10.0	1.13E+16	1.25E+12	100X ₂	1100・60	0	1.3E+08	24・92 実施例
9.9	1.88E+16	1.67E+12	100X ₂	1100・60	0	3.5E+08	24・92 実施例
10.0	1.97E+16	1.98E+12	100X ₂	1100・1800	0	4.8E+08	25・84 比較例
9.9	1.75E+16	1.71E+12	100X ₂	1100・30	2.09	4.3E+08	23・93 実施例
10.0	1.81E+16	1.08E+12	100X ₂	1100・60	0	4.3E+08	23・85 比較例
10.2	1.00E+16	1.51E+12	Ar+3X ₂	1100・60	51.31	3.7E+08	23・84 比較例
10.1	1.42E+17	1.23E+14	なし	なし	10.75	4.2E+08	25・93 実施例
10.0	1.44E+17	1.86E+14	100X ₂	1100・60	0	4.8E+08	23・93 実施例
9.8	1.76E+17	1.35E+14	100X ₂	1100・60	0	6.3E+05	6・93 比較例
0.012	0	0	なし	なし	0	6.3E+05	6・94 比較例
0.015	1.51E+14	1.18E+12	なし	なし	30.56	6.7E+08	24・80 比較例
0.017	1.64E+16	1.19E+12	なし	なし	0	1.4E+09	25・95 実施例
0.015	1.90E+16	1.79E+12	100X ₂	1100・60	0	7.0E+08	23・91 実施例
0.015	1.88E+16	1.23E+12	100X ₂	1100・60	0	1.6E+09	24・81 比較例
0.014	1.36E+16	1.28E+12	Ar+3X ₂	1100・60	50.12	6.7E+08	21・82 比較例
0.010	1.05E+17	1.24E+14	なし	なし	11.72	6.7E+08	21・82 実施例
0.018	1.80E+17	1.47E+14	100X ₂	1100・60	0	1.0E+09	23・93 実施例
0.016	1.99E+17	1.66E+14	100X ₂	1100・60	0	1.6E+07	7・95 比較例
0.007	1.71E+14	1.34E+12	なし	なし	31.58	1.4E+05	23・83 比較例
0.006	1.11E+15	1.38E+12	なし	なし	0	1.3E+09	25・91 実施例
0.006	1.98E+16	1.68E+12	100X ₂	1100・60	0	3.4E+09	27・93 比較例
0.006	1.55E+16	1.51E+12	100X ₂	1100・60	0	2.4E+09	22・81 比較例
0.006	1.38E+16	1.04E+12	Ar+3X ₂	1100・60	52.58	2.4E+09	22・81 比較例

【0047】実施例3

シリコン単結晶の上げ及び窒素の添加法は、実施例 30 1と同様である。

【0048】シリコン単結晶から切り出したシリコン単結晶ウエハのボイド欠陥評価はOPPを用い、両面を鏡面化したシリコン単結晶ウエハにおいて、ウエハ表面から300μmの位置に焦点を合わせて、対角長が50nm以上のボイド総数を測定し、密度を算出した。エビ層堆積後の欠陥評価、析出評価、ゲッタリング評価、TDBB評価は、実施例1と同様である。

【0049】評価結果を比較例も含めて表4に示す。融液窒素濃度が 1×10^{14} atoms/cm³以上であるものは、基板窒素濃度が 1×10^{11} atoms/cm³

以上になり、熱処理後の析出物密度が 10^5 /cm²以上で、ライフタイムが20msec以上と、ゲッタリング特性に優れていた。また、基板抵抗率 ρ が $0.5 \Omega\text{cm} < \rho < 30 \Omega\text{cm}$ の時 V/G [mm²/Cmin] ≥ 0.15 であり、 $0.0 \Omega\text{cm} < \rho \leq 0.5 \Omega\text{cm}$ の時 V/G [mm²/Cmin] ≥ 0.36 である場合は、サイズ50nm以上のボイド密度が 5×10^5 /cm²以上となり、エビ層のリング状分布積層欠陥が0.5個/cm²以下、TDBBが90%以上と、エビ層品質が良好であった。

【0050】

【表4】

抵抗値 (Ωcm)	基板空素濃度 (atoms/cm ³)	V/G (mV/°Cmin)	ボイド密度 (cm ³)	リフト状分布線 欠陥(%)	エビ後析出 物密度(%)	リフトタイム (msec)	TDD (%)	備考
10.1	0	0.14	1.85+06	0	1.18+06	7	98	比較例
10.1	0	0.16	1.65+06	0	1.22+06	5	99	比較例
9.9	1.18E+14	0.14	1.35+06	0	2.75+07	6	98	比較例
10.0	1.35E+14	0.16	1.85+06	0	5.85+07	7	99	比較例
10.2	1.97E+16	0.14	2.18+04	13.04	2.42+08	23	82	比較例
9.9	1.34E+16	0.15	6.55+05	0.39	1.35+08	22	97	比較例
9.7	8.2E+16	0.16	1.35+06	0	4.85+08	24	99	比較例
10.0	1.39E+17	0.14	1.65+04	13.57	2.25+09	21	85	比較例
9.8	1.04E+17	0.15	6.15+05	0.29	2.25+09	23	98	比較例
10.0	1.55E+17	0.16	1.18+06	0	2.85+09	21	99	比較例
9.8	1.55E+17	0.14	2.95+04	10.34	1.65+08	25	82	比較例
2.5	1.20E+16	0.15	6.55+05	0.25	2.15+08	22	99	比較例
1.5	1.20E+16	0.15	1.45+06	0	5.55+08	23	98	比較例
2.0	1.25E+16	0.15	1.45+06	0	5.55+08	23	98	比較例
0.368	1.52E+16	0.34	2.95+04	11.40	4.05+08	22	81	比較例
0.364	1.55E+16	0.36	6.45+05	0.24	1.25+08	22	98	比較例
0.385	1.20E+16	0.40	1.65+06	0	5.35+08	25	99	比較例
0.017	0	0.34	1.75+06	0	5.65+05	10	98	比較例
0.019	0	0.40	1.75+06	0	1.55+06	8	98	比較例
0.013	1.82E+16	0.34	1.55+04	13.74	1.55+09	21	81	比較例
0.011	1.45E+16	0.36	6.45+05	0.34	2.85+09	21	99	比較例
0.016	1.85E+16	0.40	1.95+06	0	1.35+09	26	98	比較例
0.019	1.45E+17	0.34	2.65+04	12.42	2.35+09	23	81	比較例
0.012	1.05E+17	0.36	6.65+05	0.27	8.75+08	25	98	比較例
0.014	1.55E+17	0.40	1.75+06	0	2.05+09	25	98	比較例
0.007	1.55E+16	0.34	1.55+04	11.59	3.15+09	22	82	比較例
0.006	1.05E+16	0.36	6.95+05	0.23	2.45+09	25	97	比較例
0.007	1.37E+16	0.40	1.65+06	0	5.55+09	25	97	比較例

【0051】実施例4

シリコン単結晶の引き上げ及び窒素の添加法は実施例1と同様である。

【0052】シリコン単結晶から切り出したシリコン単結晶ウエハの転位ループ密度評価はOPPを用い、両面を鏡面化したシリコン単結晶ウエハにおいて、ウエハ表面から300 μm の位置に焦点を合わせて、直径1 μm 以上の転位ループを測定し、密度を算出した。エビ層堆積後の欠陥評価、析出評価、ゲッタリング評価、TDD B評価は、実施例2と同様である。

【0053】評価結果を比較例も含めて表5に示す。融液窒素濃度が $1 \times 10^{18} \text{ atoms/cm}^3$ 以上であるものは、基板窒素濃度が $1 \times 10^{18} \text{ atoms/cm}^3$ 以上になり、熱処理後の析出物密度が $10^6/\text{cm}^3$ 以上で、リフトタイムが20msec以上と、ゲッタリング特性に優れていた。また、基板抵抗率 ρ が $0.5 \Omega\text{cm} < \rho < 30 \Omega\text{cm}$ の時 $V/G [\text{mV}/^\circ\text{Cmin}] \leq 0.10$ であり、基板抵抗率 ρ が $0.0 \Omega\text{cm} < \rho \leq 0.5 \Omega\text{cm}$ の時 $V/G [\text{mV}/^\circ\text{Cmin}] \leq 0.3$ 0である場合は、直径1 μm 以上の転位ループが 1×1

0⁺/cm²以下となり、エビ層の転位ビット欠陥が0. * [0054]
5個/cm²以下、TDDDBが90%以上と、エビ層品 [表5]
質が良好であった。 *

抵抗率 (Ωcm)	炭素塗層濃度 (atoms/cm ²)	炭素塗層濃度 (atoms/cm ²)	V/G (m ² /CmIn)	転位ループ 密度(/cm ²)	転位欠陥 密度(/cm ²)	エビ後析出 物密度(/cm ²)	エビ欠陥 密度(/cm ²)	TDDB (%)	備考
10.0	0	0	0.09	0	0	2.4E+06	7	87	比較例
10.2	0	0	0.10	0	0	2.3E+06	6	88	比較例
10.2	0	0	0.10	0	0	4.1E+07	6	87	比較例
10.1	1.4E+14	1.8E+12	0.19	0	0	2.5E+07	9	87	比較例
9.8	1.4E+14	1.8E+12	0.09	0	0	2.9E+08	23	89	実施例
10.2	1.9E+16	3.9E+13	0.10	5.3E+03	0.25	3.9E+08	22	87	実施例
9.7	1.4E+16	8.2E+13	0.14	1.8E+05	13.51	1.5E+08	23	81	比較例
9.7	1.4E+16	0.0E+14	0.09	0	0	4.1E+09	23	87	実施例
10.1	1.9E+17	6.1E+14	0.10	5.0E+03	0.22	3.7E+09	21	93	実施例
9.8	1.3E+17	7.7E+14	0.14	2.7E+05	13.75	4.5E+09	25	85	比較例
1.7	1.7E+16	6.8E+13	0.09	0	0	3.1E+03	24	95	実施例
2.8	1.9E+16	1.4E+13	0.10	5.7E+03	0.75	6.0E+03	23	95	実施例
0.357	1.3E+16	5.5E+13	0.14	2.2E+05	14.62	4.1E+03	21	80	比較例
0.333	1.3E+16	5.5E+13	0.30	0	0	1.9E+03	24	97	実施例
0.399	1.1E+16	1.0E+13	0.34	5.9E+03	0.25	5.7E+03	22	98	比較例
0.012	0	0	0.35	1.7E+05	10.79	3.7E+08	24	84	比較例
0.018	0	0	0.34	0	0	2.0E+06	9	98	比較例
0.018	0	0	0.34	0	0	8.7E+06	7	98	比較例
0.018	1.3E+16	2.6E+13	0.35	5.9E+03	0.24	2.0E+09	22	99	実施例
0.018	1.9E+16	1.0E+13	0.30	2.5E+05	13.13	2.1E+09	25	98	比較例
0.018	1.0E+16	1.5E+13	0.34	2.5E+05	13.13	2.7E+09	25	98	比較例
0.013	1.9E+17	3.9E+14	0.25	0	0	2.7E+09	25	98	実施例
0.017	1.7E+17	1.6E+14	0.30	5.4E+03	0.20	1.7E+09	23	84	比較例
0.006	1.9E+16	1.8E+14	0.34	2.4E+05	10.41	2.8E+09	23	99	比較例
0.006	1.9E+16	1.8E+13	0.26	5.4E+03	0.27	5.5E+09	26	98	実施例
0.006	1.5E+16	1.5E+13	0.30	3.0E+05	10.67	4.5E+09	26	98	比較例
0.006	1.5E+16	1.5E+13	0.34	3.0E+05	10.67	1.5E+09	21	83	比較例

【0055】実施例5

シリコン単結晶の引き上げ及び窒素の添加法は実施例1と同様である。炭素添加は、シリコン融液中に炭素粉を投入することで行った。融液中の炭素濃度は、投入した炭素の総量とシリコン融液の量から算出した。シリコン単結晶ウエハ中のエビ層堆積後の炭素析出挙動及びゲッタリング挙動を評価するため、表8に示す5段の低温デバイスプロセスを模した熱処理を行った。熱処理以外の

評価項目(エビ層堆積後の欠陥評価、析出評価、ゲッタリング評価、TDDDB評価)は、実施例1と同様である。シリコン半導体基板の炭素濃度は、エビ層堆積後のウエハをFTIRにて測定し、日本電子工業振興協会による濃度換算係数を用いて算出した。抵抗値が0.5 Ωcm 以下のシリコン半導体基板は、20 μm のボリッシュを行って、表面のエビ層を除去した後SIMSを用いて測定した。

[0056]

* * [表6]

1段目. 850℃×40min(wet O₂)

	挿入	昇温	保持	降温	引出
温度(℃)	700	700→850	850	850→700	700
レート(℃/分)	—	8	—	2.5	—
時間	—	0:18	0:40	1:00	—
雰囲気	N ₂ +34O ₂	N ₂ +34O ₂	wet O ₂	N ₂	N ₂

2段目. 750℃×180min(N₂)

	挿入	昇温	保持	降温	引出
温度(℃)	700	700→750	750	750→700	700
レート(℃/分)	—	8	—	2.5	—
時間	—	0:05	3:00	0:20	—
雰囲気	N ₂	N ₂	N ₂	N ₂	N ₂

3段目. 1000℃×40min(dry O₂)

	挿入	昇温	保持	降温	引出
温度(℃)	700	700→1000	1000	1000→700	700
レート(℃/分)	—	8	—	2.5	—
時間	—	0:37	0:40	2:00	—
雰囲気	N ₂	N ₂	O ₂	N ₂	N ₂

4段目. 550℃×6hr(N₂)

	挿入	昇温	保持	降温	引出
温度(℃)	400	400→550	550	550→400	400
レート(℃/分)	—	8	—	1	—
時間	—	0:18	6:00	2:30	—
雰囲気	N ₂	N ₂	N ₂	N ₂	N ₂

5段目. 800℃×120min(N₂)

	挿入	昇温	保持	降温	引出
温度(℃)	700	700→800	800	800→700	700
レート(℃/分)	—	8	—	2.5	—
時間	—	0:12	2:00	0:40	—
雰囲気	N ₂	N ₂	N ₂	N ₂	N ₂

[0057] 評価結果を比較例も含めて表7に示す。融 30 滴となり、ライフタイムが10msec以上20msec未満であった。この結晶のゲッターリング特性は、基板窒素濃度が 1×10^{11} atoms/cm²未満のものよりは優れているが、基板窒素濃度が 1×10^{11} atoms/cm²以上、かつ、基板炭素濃度が 1×10^{18} atoms/cm³以上のものは、熱処理後の析出物密度が 10^9 /cm³以上で、ライフタイムが20msec以上と、ゲッターリング特性に優れていた。基板窒素濃度が 1×10^{11} atoms/cm²未満のものは、熱処理後の析出物密度が 10^9 /cm³未満であり、ライフタイムが10msec以下と、実施例に比べて劣った。基板窒素濃 40 が 1×10^{11} atoms/cm²以上、かつ、基板炭素濃度が 1×10^{18} atoms/cm³未満のものは、熱処理後の析出物密度が 10^9 /cm³以上 10^{10} /cm³未

満となり、ライフタイムが10msec以上20msec未満であった。この結晶のゲッターリング特性は、基板窒素濃度が 1×10^{11} atoms/cm²未満のものよりは優れているが、基板窒素濃度が 1×10^{11} atoms/cm²以上、かつ、基板炭素濃度が 1×10^{18} atoms/cm³以上のものに比べると多少劣っていた。また、基板抵抗率 ρ が $0.5 \Omega \text{cm} < \rho < 3.0 \Omega \text{cm}$ の時 V/G [mm²/Cmin] ≤ 0.13 であり、基板抵抗率 ρ が $0.0 \Omega \text{cm} < \rho \leq 0.5 \Omega \text{cm}$ の時 V/G [mm²/Cmin] ≤ 0.32 である場合は、エビ層のリング状分布側面欠陥が0.5個/cm²以下、TDDが90%以上と、エビ層品質が良好であった。

[0058]

[表7]

低析率 (0.0cm)	基板炭素濃度 (atoms/cm ²)	基板炭素濃度 (atoms/cm ²)	基板炭素濃度 (atoms/cm ²)	V/C (cm ² /Cm ²)	1/2 炭分布係 層欠陥(%)	エビ後析出 物密度(%)	分析A (sec)	TDD (%)	備考
0.32	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例2
0.04	0	0	0	0.11	0	6.00E+05	5	93	実施例3
0.09	0	0	0	0.11	0	2.00E+07	5	93	実施例4
0.05	0	0	0	0.11	0	2.00E+07	7	94	実施例5
0.03	0	0	0	0.11	0	4.00E+08	15	94	実施例6
0.04	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例7
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例8
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例9
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例10
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例11
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例12
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例13
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例14
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例15
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例16
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例17
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例18
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例19
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例20
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例21
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例22
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例23
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例24
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例25
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例26
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例27
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例28
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例29
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例30
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例31
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例32
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例33
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例34
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例35
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例36
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例37
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例38
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例39
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例40
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例41
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例42
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例43
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例44
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例45
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例46
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例47
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例48
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例49
0.03	1.00E+16	1.00E+16	1.00E+16	0.11	0	1.00E+05	6	93	実施例50

【0059】実施例6

シリコン単結晶の引き上げ及び窒素・炭素の添加法は、実施例5と同様である。エビ層堆積前の熱処理として、エビ層堆積装置チャンパー内での熱処理、あるいはRTAによる熱処理、あるいはパッチ式縦型炉による熱処理を行った。エビ層堆積後の酸素析出挙動及びゲッタリング挙動を評価するため施した低温のデバイスプロセスを模した熱処理は、実施例5と同様である。熱処理以外の評価項目（エビ層堆積後の欠陥評価、析出評価、ゲッタリング評価、TDDB評価）は、実施例2と同様である。

【0060】評価結果を比較例も含めて表8に示す。基板炭素濃度が 1×10^{13} atoms/cm²以上、かつ、基板炭素濃度が 1×10^{12} atoms/cm²以上のものは、熱処理後の析出物密度が 10^3 /cm²以上で、ライフタイムが20msec以上と、ゲッタリング特性に優れていた。基板炭素濃度が 1×10^{12} atoms/cm²以上、かつ、基板炭素濃度が 1×10^{11} atoms/cm²未満のものは、熱処理後の析出物密度が 10^3 /cm²以上 10^4 /cm²未満となり、ライフタイムが10msec以上20msec未満であり、基板炭素濃度が 1×10^{11} atoms/cm²以上、かつ、基

板炭素濃度が 1×10^{18} atoms/cm²以上のものに比べて多少劣った。また、100% H₂、あるいは100% Arで、1100℃、60秒以上の熱処理を行ったものは、エピ層の転位ビット欠陥が0.5個/cm²＊

* 以下、TDDBが90%以上と、エビ層品質が良好であった。
【0061】
【表8】

[illegible]

【0062】实施例7

シリコン単結晶の引き上げ及び窒素・炭素の添加法は実施例5と同様である。エピ層堆積前の欠陥評価は、実施例5と同様である。エピ層堆積後の酸素析出挙動及びゲ

ッターリング挙動を評価するため施した、低温のデバイスプロセスを模した熱処理は、実施例5と同様である。熱処理以外の評価項目（エビ層堆積前後の欠陥評価、析出評価、ゲッターリング評価、TDDB評価）は、実施例3

と同様である。

【0063】評価結果を比較例も含めて表9に示す。基板窒素濃度が 1×10^{11} atoms/cm²以上、かつ、基板炭素濃度が 1×10^{18} atoms/cm²以上のものは、熱処理後の析出物密度が 10^9 /cm²以上で、ライフタイムが20 msec以上と、ゲッタリング特性に優れていた。基板窒素濃度が 1×10^{11} atoms/cm²未満のものは、熱処理後の析出物密度が 10^9 /cm²未満であり、ライフタイムが10 msec以下と、実施例に比べて劣った。基板窒素濃度が 1×10^{11} atoms/cm²以上、かつ、基板炭素濃度が 1×10^{18} atoms/cm²未満のものは、熱処理後の析出物密度が 10^9 /cm²以上 10^{10} /cm²未満となり、ライフタイムが10 msec以上20 msec未満であっ

た。この結晶のゲッタリング特性は、基板窒素濃度が 1×10^{11} atoms/cm²未満のものよりは優れているが、基板窒素濃度が 1×10^{11} atoms/cm²以上、かつ、基板炭素濃度が 1×10^{18} atoms/cm²以上のものに比べると多少劣っていた。また、基板抵抗率 ρ が $0.5 \Omega \text{cm} < \rho < 30 \Omega \text{cm}$ の時 V/G [mm²/Cmin] ≥ 0.15 であり、基板抵抗率 ρ が $0.0 \Omega \text{cm} < \rho \leq 0.5 \Omega \text{cm}$ の時 V/G [mm²/Cmin] ≥ 0.36 である場合は、サイズ50 nm以上のボイド密度が 5×10^4 /cm²以上となり、エビ層のリング状分布積層欠陥が0.5個/cm²以下、TDDBが90%以上と、エビ層品質が良好であった。

【0064】

【表9】

抵抗率 (Ω・cm)	耐熱性炭素膜度 (t/gms/cm ²)	基板炭素膜度 (t/gms/cm ²)	炭化炭素膜度 (t/gms/cm ²)	V/C (wt%/CuIn)	ボイド密度、μm ² 炭分佈面積 (%)	エッチ折出 物密度 (μm ²)	3794A (sec)	TDS (%)	備考
5.9	0	0	0	0.15	1.8708	0	1.15408	38	比較
10.2	0	0	1.24415	0.15	1.8708	0	7.08405	39	比較
10.2	0	0	1.24415	0.15	1.8708	0	7.08405	10	比較
10.2	0	0	1.24415	0.15	1.8708	0	7.08405	6	比較
10.0	0	0	1.24415	0.15	1.8708	0	7.08405	6	比較
3.9	1.93416	1.93416	1.93416	0.15	1.8708	0	6.48408	18	98
3.9	1.93416	1.93416	1.93416	0.15	1.8708	0	6.48408	16	95
1.3	1.93416	1.93416	1.93416	0.15	1.8708	0	6.48408	22	95
1.3	1.93416	1.93416	1.93416	0.15	1.8708	0	6.48408	22	95
1.0	1.93416	1.93416	1.93416	0.15	1.8708	0	6.48408	22	95
1.0	1.93416	1.93416	1.93416	0.15	1.8708	0	6.48408	22	95
1.0	1.93416	1.93416	1.93416	0.15	1.8708	0	6.48408	22	95
5.9	1.93416	1.93416	1.93416	0.15	1.8708	0	6.48408	22	95
5.9	1.93416	1.93416	1.93416	0.15	1.8708	0	6.48408	22	95
0.358	1.93416	1.93416	1.93416	0.15	1.8708	0	6.48408	25	95
0.012	0	0	0	0.40	1.8708	0	6.48408	7	99
0.011	0	0	1.27816	0.40	1.8708	0	6.48408	7	99
0.014	0	0	1.27816	0.40	1.8708	0	6.48408	8	98
0.013	0	0	1.27816	0.40	1.8708	0	6.48408	8	98
0.015	1.93416	1.93416	1.93416	0.40	1.8708	0	6.48408	18	98
0.011	1.93416	1.93416	1.93416	0.40	1.8708	0	6.48408	18	98
0.016	1.93416	1.93416	1.93416	0.40	1.8708	0	6.48408	20	97
0.017	1.93416	1.93416	1.93416	0.40	1.8708	0	6.48408	22	97
0.012	1.93416	1.93416	1.93416	0.40	1.8708	0	6.48408	22	97
0.012	1.93416	1.93416	1.93416	0.35	1.8708	0.33	6.48408	23	98
0.012	1.93416	1.93416	1.93416	0.35	1.8708	0.33	6.48408	23	98
0.012	1.93416	1.93416	1.93416	0.35	1.8708	0.33	6.48408	23	98
0.012	1.93416	1.93416	1.93416	0.40	1.8708	0	6.48408	24	98
0.016	1.93416	1.93416	1.93416	0.40	1.8708	0	6.48408	24	98
0.016	1.93416	1.93416	1.93416	0.40	1.8708	0	6.48408	24	98
0.017	1.93416	1.93416	1.93416	0.40	1.8708	0	6.48408	23	98
0.006	1.93416	1.93416	1.93416	0.35	1.8708	0.33	6.48408	23	98
0.006	1.93416	1.93416	1.93416	0.35	1.8708	0.33	6.48408	23	98
0.006	1.93416	1.93416	1.93416	0.35	1.8708	0.33	6.48408	21	81

【0065】实施例8

シリコン単結晶の引き上げ及び窒素・炭素の添加法は実施例5と同様である。エヒ層堆積前の欠陥評価は、実施例5と同様である。エヒ層堆積後の酸素析出挙動及びゲッラシブ挙動を評価するためした低温のデバイスプロセスを模した熱処理は、実施例5と同様である。熱処理以外の評価項目（エヒ層堆積前後の欠陥評価、析出評

価、ゲッターリング評価、T D D B 評価) は実施例 4 と同様である。

【0068】評価結果を比較例も含めて表10に示す。基体空素濃度が 1×10^{13} atoms/cm³以上、かつ、基体炭素濃度が 1×10^{16} atoms/cm³以上のものは、熱処理後の析出物密度が 10^3 /cm³以上で、ライフタイムが20 msec以上と、ゲッターリング

特性に優れていた。基板窒素濃度が 1×10^{11} atoms/cm²未満のものは、熱処理後の析出物密度が 10^8 /cm²未満であり、ライフタイムが10 msec以下と、実施例に比べて劣った。基板窒素濃度が 1×10^{12} atoms/cm²以上、かつ、基板炭素濃度が 1×10^{18} atoms/cm²未満のものは、熱処理後の析出物密度が 10^8 /cm²以上 10^9 /cm²未満となり、ライフタイムが10 msec以上20 msec未満であった。この結晶のゲッタリング特性は、基板窒素濃度が 1×10^{11} atoms/cm²未満のものよりは優れているが、基板窒素濃度が 1×10^{12} atoms/cm²以

上、かつ、基板炭素濃度が 1×10^{18} atoms/cm²以上のものに比べると多少劣っていた。また、基板抵抗率 ρ が $0.5 \Omega \text{ cm} < \rho < 30 \Omega \text{ cm}$ の時 V/G [mm²/°Cmin] ≤ 0.10 であり、基板抵抗率 ρ が $0.0 \Omega \text{ cm} < \rho \leq 0.5 \Omega \text{ cm}$ の時 V/G [mm²/°Cmin] ≤ 0.30 である場合は、直径1 μm 以上の転位ループが 1×10^4 /cm²以下となり、エピ層の転位ビット欠陥が0.5個/cm²以下、TDDbが90%以上と、エピ層品質が良好であった。

【0067】

【表10】

にも工業的にも、その効果は大きい。

【図面の簡単な説明】

【図1】 窒素添加シリコン単結晶ウエハの欠陥領域分布模式図である。

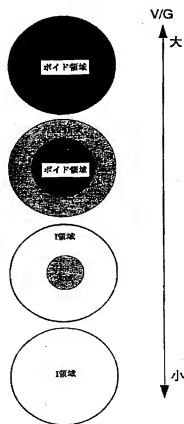
【図2】 リング状分布積層欠陥の構造の模式図であ *

る。

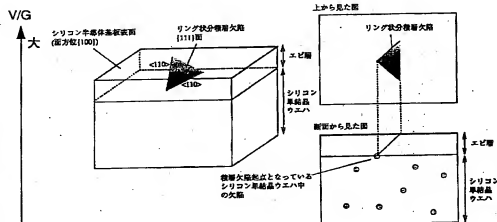
【図3】 転位ビット欠陥の構造の模式図である。

【図4】 窒素添加シリコン単結晶ウエハの欠陥領域とエピ層を堆積したシリコン半導体基板のエピ層欠陥分布との関連を示す模式図である。

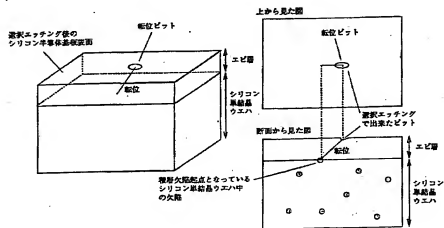
【図1】



【図2】

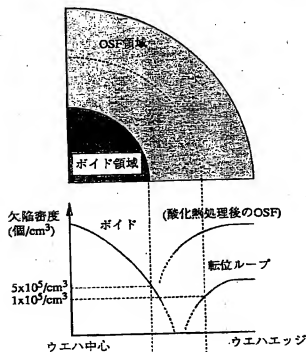


【図3】

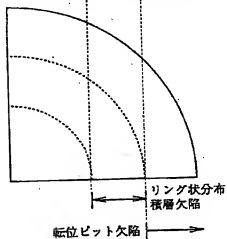


〔図4〕

エビ層堆積前のシリコン単結晶ウエハの欠陥分布



エビ層堆積後のシリコン半導体基板のエビ層欠陥分布



フロントページの続き

(72)発明者 坂本 光
千葉県富津市新富20-1 新日本製鐵株式
会社技術開発本部内

(72)発明者 北原 功一
千葉県富津市新富20-1 新日本製鐵株式
会社技術開発本部内

(72)発明者 太田 泰光
千葉県富津市新富20-1 新日本製鐵株式
会社技術開発本部内
(72)発明者 田中 正博
千葉県富津市新富20-1 新日本製鐵株式
会社技術開発本部内

(72)発明者 大橋 渡
千葉県富津市新富20-1 新日本製鐵株式
会社技術開発本部内
Fターム(参考) 4G077 AA02 AA03 BB03 CF10 DB04
EA10 EB01 EH10 HA06 HA12
5F053 AA12 DD01 FF01 GG01 HH04
KK03 PP03

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-274167

(43)Date of publication of application : 05.10.2001

(51)Int.Cl.

H01L 21/322

G30B 29/06

H01L 21/208

(21)Application number : 2000-210597

(71)Applicant : WACKER NSCE CORP

(22)Date of filing : 11.07.2000

(72)Inventor : NAKAI KATSUHIKO
ISHIZAKA KAZUNORI
SAKAMOTO HIKARI
KITAHARA KOICHI
OTA YASUMITSU
TANAKA MASAHIRO
OHASHI WATARU

(30)Priority

Priority number : 2000009535

Priority date : 18.01.2000

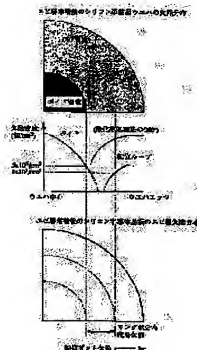
Priority country : JP

(54) SILICON SEMICONDUCTOR SUBSTRATE AND ITS MANUFACTURING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a silicon semiconductor substrate made to have heavy metal gettering ability by causing oxygen precipitation through heat treatment in a device manufacturing process, with no crystal defects on its surface, and a superior device characteristic, and to provide a method of manufacturing the substrate.

SOLUTION: This single-crystal silicon wafer is obtained by cutting a silicon- single crystal and contains nitrogen at a concentration of $\geq 1 \times 10^{13}/\text{cm}^3$. When an epitaxial layer is caused to deposit on the wafer, the occurrence of stacking faults (ring-like distributed stacking faults) is reduced to ≤ 0.5 defect/cm² or dislocations (dislocation pit faults) over the whole surface of the wafer is reduced to ≤ 0.5 dislocation/cm².



LEGAL STATUS

[Date of request for examination]

23.04.2002

* NOTICES *

JPO and NCIPJ are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] On the front face of the silicon single crystal wafer cut down from the nitrogen content silicon single crystal manufactured by the Czochralski method It is the silicon semi-conductor substrate which comes to deposit a silicon single crystal layer (epilayer) by the epitaxial method. The nitrogen concentration of said silicon single crystal wafer is three or less three or more 1×10^{13} atoms/cm 2 to 1×10^{16} atoms/cm 2 . The silicon semi-conductor substrate with which it crosses all over said silicon semi-conductor substrate, and the interstitial atom mold stacking fault on {111} sides (ring-like distribution stacking fault) is characterized by being two or less $[0.5 // \text{cm}]$ all over an epilayer.

[Claim 2] On the front face of the silicon single crystal wafer cut down from the nitrogen content silicon single crystal manufactured by the Czochralski method It is the silicon semi-conductor substrate which comes to deposit a silicon single crystal layer (epilayer) by the epitaxial method. The nitrogen concentration of said silicon single crystal wafer is three or less three or more 1×10^{13} atoms/cm 2 to 1×10^{16} atoms/cm 2 . The silicon semi-conductor substrate with which the rearrangement (rearrangement pit defect) which crosses all over said silicon semi-conductor substrate, and is observed after selective etching is characterized by being two or less $[0.5 // \text{cm}]$ all over an epilayer.

[Claim 3] On the front face of the silicon single crystal wafer cut down from the nitrogen content silicon single crystal manufactured by the Czochralski method It is the silicon semi-conductor substrate which comes to deposit a silicon single crystal layer (epilayer) by the epitaxial method. Nitrogen concentration is three or less three or more 1×10^{13} atoms/cm 2 to 1×10^{16} atoms/cm 2 . And the silicon semi-conductor substrate which crosses all over this wafer and is characterized by coming to deposit an epilayer on the front face of a silicon single crystal wafer whose void consistency beyond size 50nm is three or less three or more $5 \times 10^5 - / \text{cm}$ to $5 \times 10^7 - / \text{cm}$ by the epitaxial method.

[Claim 4] On the front face of the silicon single crystal wafer cut down from the nitrogen content silicon single crystal manufactured by the Czochralski method It is the silicon semi-conductor substrate which comes to deposit a silicon single crystal layer (epilayer) by the epitaxial method. Nitrogen concentration is three or less three or more 1×10^{13} atoms/cm 2 to 1×10^{16} atoms/cm 2 . And the silicon semi-conductor substrate which crosses all over this wafer and is characterized by coming to deposit an epilayer on the front face of a silicon single crystal wafer whose dislocation loop with a diameter of 1 micrometers or more is three or less $1 \times 10^4 - / \text{cm}$ by the epitaxial method.

[Claim 5] A silicon semi-conductor substrate given in any 1 term of claims 1-4 whose carbon concentration of said silicon single crystal wafer is three or less three or more 1×10^{16} atoms/cm 2 to 1×10^{18} atoms/cm 2 .

[Claim 6] The silicon melt which contains nitrogen three or less three or more 1×10^{16} atoms/cm 3 to 1.5×10^{19} atoms/cm 3 is used. With the Czochralski method When the average temperature gradient of the crystal growth shaft orientations to $V[\text{mm}/\text{min}]$ melting point -1350 degree C is set to G $[**\text{mm}]$ for a raising rate, When substrate resistivity ρ [Ωcm] is set to $0.5 - \text{ohm cm} < \rho < 30 - \text{ohm cm}$, On the conditions which are $V/G[\text{mm}^2/\text{degree-Cmin}] \leq 0.13$, and are $V/G[\text{mm}^2/\text{degree-Cmin}] < 0.32$ when setting substrate resistivity ρ [Ωcm] to $0.0 - \text{ohm cm} < \rho < 0.5 - \text{ohm cm}$ The

manufacture approach of the silicon semi-conductor substrate characterized by depositing a silicon single crystal layer on the front face of the silicon single crystal wafer cut down from this single crystal by the epitaxial method after growing up a silicon single crystal.

[Claim 7] The manufacture approach of the silicon semi-conductor substrate characterized by depositing a silicon single crystal layer on this wafer front face by the epitaxial method after heat-treating the silicon single crystal wafer cut down from the silicon single crystal manufactured by the Czochralski method 60 seconds or more above 1100 degrees C in a non-oxidizing atmosphere or a hydrogen ambient atmosphere using the silicon melt which contains nitrogen three or less three or more 1×10^{16} atoms/cm 1.5×10^{19} atoms/cm.

[Claim 8] The silicon melt which contains nitrogen three or less three or more 1×10^{16} atoms/cm 1.5×10^{19} atoms/cm is used. With the Czochralski method When the average temperature gradient of the crystal growth shaft orientations to $V[\text{mm/min}]$ melting point -1350 degree C is set to $G[^\circ/\text{mm}]$ for a raising rate, When substrate resistivity $\rho[\text{ohmcm}]$ is set to $0.5\text{-ohm cm} < \rho < 30\text{-ohmcm}$, On the conditions which are $V/G[\text{mm}^2/\text{degree-Cmin}] \geq 0.15$, and are $V/G[\text{mm}^2/\text{degree-Cmin}] \geq 0.36$ when setting substrate resistivity $\rho[\text{ohmcm}]$ to $0.0\text{-ohm cm} < \rho \leq 0.5\text{-ohmcm}$ The manufacture approach of the silicon semi-conductor substrate characterized by depositing a silicon single crystal layer on the front face of the silicon single crystal wafer cut down from the silicon single crystal grown up by the epitaxial method.

[Claim 9] The silicon melt which contains nitrogen three or less three or more 1×10^{16} atoms/cm 1.5×10^{19} atoms/cm is used. With the Czochralski method When the average temperature gradient of the crystal growth shaft orientations to $V[\text{mm/min}]$ melting point -1350 degree C is set to $G[^\circ/\text{mm}]$ for a raising rate, When substrate resistivity $\rho[\text{ohmcm}]$ is set to $0.5\text{-ohm cm} < \rho < 30\text{-ohmcm}$, On the conditions which are $V/G[\text{mm}^2/\text{degree-Cmin}] \leq 0.10$, and are $V/G[\text{mm}^2/\text{degree-Cmin}] \leq 0.30$ when setting substrate resistivity $\rho[\text{ohmcm}]$ to $0.0\text{-ohm cm} < \rho \leq 0.5\text{-ohmcm}$ The manufacture approach of the silicon semi-conductor substrate characterized by depositing a silicon single crystal layer on the front face of the silicon single crystal wafer cut down from the silicon single crystal grown up by the epitaxial method.

[Claim 10] The manufacture approach of a silicon semi-conductor substrate given in any 1 term of claims 6-9 which contain carbon further in said silicon melt three or less three or more 1×10^{17} atoms/cm 1×10^{19} atoms/cm.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the silicon semi-conductor substrate and its manufacture approach of the quality was excellent in the gettering property especially, and surface discontinuity excelled [quality] in the TDDb property few about a silicon semi-conductor substrate and its manufacture approach.

[0002]

[Description of the Prior Art] The oxygen mixed in the silicon semi-conductor substrate manufactured by the Czochralski method used as a substrate of a high accumulation MOS device during crystal manufacture exists in supersaturation, it deposits in a next device process, and an oxygen sludge is formed in the interior of a wafer. When [with this sufficient oxygen sludge / for the interior of a wafer, amount existence is recognized, the heavy metal mixed into a device process is absorbed inside a wafer, and the wafer front face which is a device barrier layer is maintained at clarification. Since it is effective in preventing device property degradation according such a technique to in thorin chic gettering, a call, and heavy metal pollution, the silicon single crystal substrate is asked for moderate precipitation of oxygen happening into a device process.

[0003] In recent years, the silicon semi-conductor substrate (the so-called epiwafer) which made the silicon single crystal layer (epilayer) deposit by the epitaxial method on a silicon single crystal wafer has been used as a substrate for high quality devices. However, since an epiwafer passes through elevated-temperature heat treatment of 1100 degrees C or more on the manufacture process, it has turned out that the precipitation of oxygen in a device process will not happen, and a gettering property is inferior compared with a silicon single crystal wafer. This cause is considered for the precipitation-of-oxygen nucleus which turns into a nucleus of precipitation of oxygen in a subsequent device process during elevated-temperature heat treatment of an epilayer deposition process to disappear.

[0004] After giving the heat treatment process which forms an oxygen sludge in the interior of a wafer, and the temperature maintenance process for controlling an oxygen sludge consistency to JP, 8-250506, A in order to compensate the lack of precipitation of oxygen by such epilayer deposition for 250506, A in order to compensate the lack of precipitation of oxygen by such epilayer deposition for example, the epiwafer which grew up the epilayer into the wafer front face is proposed. Moreover, in JP, 9-199507, A, the epiwafer which carried out epilayer growth by specific heat treatment after making homogeneity carry out specified quantity content of the SiO₂ sludge more nearly mostly than a front face is proposed. Since a precipitation-of-oxygen nucleus which does not disappear in elevated-temperature heat treatment of epilayer deposition is made from these crystals, even after becoming an epiwafer, precipitation of oxygen happens enough in a device process, and it excels in the gettering property. However, by the above-mentioned approach, since the heat treatment process of the wafer for making an oxygen sludge which does not disappear in an epilayer deposition process will become complicated, while spoiling productivity, there was a trouble of increasing wafer cost.

[0005] The technique of adding [technique] an impurity element and promoting a deposit apart from this, is also proposed. When nitrogen is added especially, the nucleus of precipitation of oxygen became

stable and after epilayer deposition is known by that precipitation of oxygen happens. For example, manufacturing the epilayer which deposit sufficient by subsequent process heat treatment took place, and was excellent in the gettering property depositing an epilayer on the silicon wafer which added nitrogen three or more 1×10^{13} /cm is proposed by JP, 11-189493, A. This approach is characterized by using a nitrogen addition silicon single crystal wafer with which an OSF field exists in a silicon single crystal wafer. However, when an epilayer is deposited on such a nitrogen addition silicon single crystal wafer, into the epilayer deposited on the part which hits the OSF field of a silicon single crystal wafer, a crystal defect will occur and device properties, such as a TDDb (Time Dependent Dielectric Breakdown: dielectric breakdown with the passage of time) property, will be reduced. Therefore, by this approach, it is not practical as an epilayer.

[0006]

[Problem(s) to be Solved by the Invention] It has turned out that it originates in the quality of the silicon single crystal wafer before the crystal defect generated when an epilayer is deposited on the silicon single crystal wafer by which nitrogen addition was carried out carries out epilayer deposition.

Therefore, to use a nitrogen addition silicon single crystal wafer as a substrate of an epilayer, it is necessary to make the nitrogen addition silicon single crystal wafer of quality which a defect does not generate in the epilayer other than the quality of the conventional precipitation of oxygen.

[0007] By improving the crystal quality of a nitrogen addition silicon single crystal wafer, this invention does not have a defect in an epilayer, is further excellent in the precipitation-of-oxygen ability in a device process, and offers the manufacture approach of a silicon semi-conductor substrate which is good also as for the gettering capacity of heavy metal, and such a silicon semi-conductor substrate.

[0008]

[Means for Solving the Problem] this invention persons added nitrogen in silicon melt, manufactured the silicon single crystal on various training conditions, performed epilayer deposition to the silicon single crystal wafer cut down from the crystal, and investigated the crystal defect generated to an epilayer. The quality of the silicon single crystal wafer in the condition before epilayer deposition was also investigated in the detail at coincidence. Consequently, in the epilayer, two kinds of crystal defects described later occurred, and it turned out in it that what was exposed to the silicon single crystal wafer front face among the minute defects which exist in the nitrogen addition silicon single crystal wafer before epilayer deposition is imprinted by the epilayer, and these crystal defects are formed. In order to prevent generating of an epilayer crystal defect as a result of a detailed examination -- (a) (b) which abolishes the minute defect of a nitrogen addition silicon single crystal wafer by optimization of crystal manufacture conditions two approaches referred to as extinguishing the minute defect of a nitrogen addition silicon single crystal wafer with pretreatment before epilayer deposition are effective -- becoming clear -- these knowledge -- with, this invention was completed.

[0009] Namely, this invention (1) On the front face of the silicon single crystal wafer cut down from the nitrogen content silicon single crystal manufactured by the Czochralski method It is the silicon semi-conductor substrate which comes to deposit a silicon single crystal layer (epilayer) by the epitaxial method. The nitrogen concentration of said silicon single crystal wafer is three or less three or more 1×10^{13} atoms/cm 1×10^{16} atoms/cm. It crosses all over said silicon semi-conductor substrate. The interstitial atom mold stacking fault on {111} sides (ring-like distribution stacking fault) The silicon semi-conductor substrate characterized by being two or less [0.5 //cm] all over an epilayer, (2) On the front face of the silicon single crystal wafer cut down from the nitrogen content silicon single crystal manufactured by the Czochralski method It is the silicon semi-conductor substrate which comes to deposit a silicon single crystal layer (epilayer) by the epitaxial method. The nitrogen concentration of said silicon single crystal wafer is three or less three or more 1×10^{13} atoms/cm 1×10^{16} atoms/cm. The rearrangement (rearrangement pit defect) which crosses all over said silicon semi-conductor substrate, and is observed after selective etching The silicon semi-conductor substrate characterized by being two or less [0.5 //cm] all over an epilayer, (3) On the front face of the silicon single crystal wafer cut down from the nitrogen content silicon single crystal manufactured by the Czochralski method It is the silicon semi-conductor substrate which comes to deposit a silicon single crystal layer (epilayer) by the epitaxial

method. Nitrogen concentration is three or less three or more 1×10^{13} atoms/cm 1×10^{16} atoms/cm. Cross all over this wafer and on and the front face of a silicon single crystal wafer whose void consistency beyond size 50nm is three or less three or more 5×10^5 -/cm 5×10^7 -/cm The silicon semi-conductor substrate characterized by coming to deposit an epilayer by the epitaxial method, (4) On the front face of the silicon single crystal wafer cut down from the nitrogen content silicon single crystal manufactured by the Czochralski method It is the silicon semi-conductor substrate which comes to deposit a silicon single crystal layer (epilayer) by the epitaxial method. Nitrogen concentration is three or less three or more 1×10^{13} atoms/cm 1×10^{16} atoms/cm. Cross all over this wafer and on and the front face of a silicon single crystal wafer whose dislocation loop with a diameter of 1 micrometers or more is three or less 1×10^4 -/cm The silicon semi-conductor substrate characterized by coming to deposit an epilayer by the epitaxial method, (5) A silicon semi-conductor substrate given in any 1 term of (1) - (4) whose carbon concentration of said silicon single crystal wafer is three or less three or more 1×10^{16} atoms/cm 1×10^{18} atoms/cm, (6) The silicon melt which contains nitrogen three or less three or more 1×10^{16} atoms/cm 1.5×10^{19} atoms/cm is used. With the Czochralski method When the average temperature gradient of the crystal growth shaft orientations to $V[\text{mm/min}]$ melting point -1350 degree C is set to $G [^{\circ}\text{C/mm}]$ for a raising rate, When substrate resistivity $\rho [\text{ohmcm}]$ is set to $0.5\text{-ohm cm} < \rho < 30\text{-ohmcm}$, On the conditions which are $V/G [\text{mm}^2/\text{degree-Cmin}] \leq 0.13$, and are $V/G [\text{mm}^2/\text{degree-Cmin}] \leq 0.32$ when setting substrate resistivity $\rho [\text{ohmcm}]$ to $0.0\text{-ohm cm} < \rho \leq 0.5\text{-ohmcm}$ After growing up a silicon single crystal, on the front face of the silicon single crystal wafer cut down from this single crystal The manufacture approach of the silicon semi-conductor substrate characterized by depositing a silicon single crystal layer by the epitaxial method, (7) The silicon melt which contains nitrogen three or less three or more 1×10^{16} atoms/cm 1.5×10^{19} atoms/cm is used. The silicon single crystal wafer cut down from the silicon single crystal manufactured by the Czochralski method After heat-treating 60 seconds or more above 1100 degrees C in a non-oxidizing atmosphere or a hydrogen ambient atmosphere The manufacture approach of the silicon semi-conductor substrate characterized by depositing a silicon single crystal layer on this wafer front face by the epitaxial method, (8) The silicon melt which contains nitrogen three or less three or more 1×10^{16} atoms/cm 1.5×10^{19} atoms/cm is used. With the Czochralski method When the average temperature gradient of the crystal growth shaft orientations to $V[\text{mm/min}]$ melting point -1350 degree C is set to $G [^{\circ}\text{C/mm}]$ for a raising rate, When substrate resistivity $\rho [\text{ohmcm}]$ is set to $0.5\text{-ohm cm} < \rho < 30\text{-ohmcm}$, On the conditions which are $V/G [\text{mm}^2/\text{degree-Cmin}] \geq 0.15$, and are $V/G [\text{mm}^2/\text{degree-Cmin}] \geq 0.36$ when setting substrate resistivity $\rho [\text{ohmcm}]$ to $0.0\text{-ohm cm} < \rho \leq 0.5\text{-ohmcm}$ On the front face of the silicon single crystal wafer cut down from the silicon single crystal grown up The manufacture approach of the silicon semi-conductor substrate characterized by depositing a silicon single crystal layer by the epitaxial method, (9) The silicon melt which contains nitrogen three or less three or more 1×10^{16} atoms/cm 1.5×10^{19} atoms/cm is used. With the Czochralski method When the average temperature gradient of the crystal growth shaft orientations to $V[\text{mm/min}]$ melting point -1350 degree C is set to $G [^{\circ}\text{C/mm}]$ for a raising rate, When substrate resistivity $\rho [\text{ohmcm}]$ is set to $0.5\text{-ohm cm} < \rho < 30\text{-ohmcm}$, On the conditions which are $V/G [\text{mm}^2/\text{degree-Cmin}] \leq 0.10$, and are $V/G [\text{mm}^2/\text{degree-Cmin}] \leq 0.30$ when setting substrate resistivity $\rho [\text{ohmcm}]$ to $0.0\text{-ohm cm} < \rho \leq 0.5\text{-ohmcm}$ On the front face of the silicon single crystal wafer cut down from the silicon single crystal grown up The manufacture approach of the silicon semi-conductor substrate characterized by depositing a silicon single crystal layer by the epitaxial method, (10) the manufacture approach of a silicon semi-conductor substrate given in any 1 term of (6) - (9) which contains carbon further in said silicon melt three or less three or more 1×10^{17} atoms/cm 1×10^{19} atoms/cm - it comes out.

[0010]

[Embodiment of the Invention] In order to secure the precipitation of oxygen and gettering capacity after epilayer deposition, it is necessary to add the nitrogen more than a certain constant value. As nitrogen concentration, three or more 2×10^{13} atoms/cm is more desirably suitable three or more 1×10^{13} atoms/cm. Since the oxygen sludge consistency after epilayer deposition is set to less than three 10^8 -/cm when nitrogen concentration is less than three 1×10^{13} atoms/cm, gettering capacity will be insufficient.

Since it will polycrystal-become easy toize if nitrogen concentration becomes high, three or less 1×10^{16} atoms/cm is suitable for a nitrogen concentration upper limit. Although just nitrogen addition is enough as getting ability, the oxygen sludge of high density may be called for more as a request of a user. In that case, it is effective for nitrogen and coincidence to add carbon. Since nitrogen has effectiveness in the promotion of a deposit in elevated-temperature heat treatment of 900 degrees C or more to effectiveness being in the promotion of a deposit in low-temperature heat treatment of 800 degrees C or less, carbon is adding both, and precipitation of oxygen happens at both the low temperature and elevated temperature in a device process, and it can increase a sludge consistency. As carbon concentration, three or more 3×10^{16} atoms/cm is more preferably suitable three or more 1×10^{16} atoms/cm. Since it becomes with a less than three 10^9 -cm sludge consistency in the case of the low-temperature CMOS process which consists of heat treatments of 1100 degrees C or less especially when carbon concentration is less than three 1×10^{16} atoms/cm, there is a possibility that the addition effectiveness may not be accepted. Moreover, since it will polycrystal-become easy toize if carbon concentration becomes high, three or less 1×10^{19} atoms/cm is suitable for a carbon concentration upper limit.

[0011] Three kinds of defective fields (a void field, an OSF field, I region) as shown in drawing 1 exist in the CZ-Si crystal which carried out nitrogen addition. Distribution of these defective fields is not concerned with the existence of carbon addition, but is uniquely determined by the parameter of V/G (crystal orientation temperature gradient of the rate of crystal growth / solid-liquid interface), nitrogen concentration, and substrate resistivity. A void field is a field where a superfluous atomic hole is introduced during crystal training, and the void defect which was able to condense and do those atomic holes exists. An OSF field is a field which an oxidation induction stacking fault (referred to as OSF after Oxidation induced Stacking Fault): generates, when oxidation heat treatment of the silicon single crystal wafer is carried out. An I region is a field where a superfluous interstitial atom is introduced during crystal training. If V/G becomes large, a void field will cross all over a wafer, if breadth and V/G become small, a void field will contract centering on a wafer and an I region will come to spread all over a wafer. An OSF field is located in the boundary of a void field and an I region.

[0012] When an epilayer was deposited on the silicon single crystal wafer cut down from the nitrogen addition CZ-Si crystal including such a defective field, it became clear that two kinds, a ring-like distribution stacking fault and a rearrangement pit defect, generate independently the silicon single crystal wafer used as a substrate as a characteristic crystal defect formed only in an epilayer.

[0013] the time of setting EPI thickness to T [μm], when it is an interstitial atom mold stacking fault on the {111} sides extended from a silicon single crystal wafer and an epilayer interface to an epilayer front face and EPI deposition is performed to a wafer (100), as a ring-like distribution stacking fault is shown in drawing 2 -- side length -- about $T \times \text{root}$ -- the structure of the equilateral triangle used as 2 [μm] is taken. Since this ring-like distribution stacking fault is in sight as the same dispersion image as the foreign matter on a wafer when it sees with a surface contamination plan, it can evaluate that number by measuring the wafer after epilayer deposition with a surface contamination plan.

[0014] A rearrangement pit defect is 1 or several rearrangements which are extended from an epilayer interface to an epilayer front face, as shown in drawing 3. Even if this rearrangement pit defect measures the wafer after epilayer deposition with a surface contamination plan etc. as it is, it is not detected, but it can evaluate that number by counting the pit which can do the wafer front face after epilayer deposition by performing selective etching, such as light dirty SEKOETCHI. In addition, the amount of etching of selective etching [μm] is made fewer than epilayer thickness T [μm] in that case.

[0015] When 0.5-piece [cm] 2^{**} or a rearrangement pit defect 0.5-piece [cm] 2 super-exists [a ring-like distribution stacking fault], in the device of 2, the probability for destruction to be caused by these defects exceeds 10% 20mm of electrode surface products. The wafer with which the electrode with which a majority of these defects exist is inherent in a majority of such defects since electrical properties, such as a TDDb property, deteriorate cannot be used as a silicon semi-conductor substrate for high quality devices.

[0016] As a result of investigating the generating location within the wafer side of a defect peculiar to the above-mentioned epilayer in a detail, it turned out that it deals with drawing 4 with the state of impairment of the silicon single crystal wafer before epilayer deposition so that it may be shown.

[0017] It turned out that the field which a ring-like distribution stacking fault generates is the inside (namely, void field approach) of an OSF field in the silicon single crystal wafer before epilayer deposition. In this field, the atomic hole aggregate which was not able to become completely more than size 50nm serves as a minute oxygen sludge, the interstitial atom breathed out by its cubical expansion condenses around, and it is thought that the minute interstitial atom mold stacking fault is formed. By depositing an epilayer on such an interstitial atom mold stacking fault, an interstitial atom mold stacking fault imprints to an epilayer, and is guessed that a ring-like distribution stacking fault is formed. As a result of investigating the physical relationship of defective distribution of a silicon single crystal wafer and ring-like distribution stacking-fault distribution in a detail as various crystals, in a wafer with which the void consistencies beyond size 50nm are three or more 5×10^5 /cm all over the wafer, or the wafer with which the void field has contract and disappear centering on a wafer, it became clear that the ring-like distribution stacking fault after epilayer deposition is suppress by two or less [0.5 //cm]. In addition, a wafer like the former with which the void consistencies beyond size 50nm are three or more 5×10^5 /cm all over the wafer is excepted completely [an OSF field / a wafer outside]. The ring-like distribution stacking fault was also found by that a field [as / whose size 50nm void consistency is less than three three or more $0/\text{cm} 5 \times 10^5/\text{cm}$] 0.5-piece /cm] 2 super-occurs. In such a field, it is thought that a minute interstitial atom mold stacking fault which was mentioned above exists. If a void increases beyond the need, since the imprint of the void to an epilayer will take place and the TDDB property of an epilayer will deteriorate, as for a void consistency, it is desirable to hold down to three or less 5×10^7 /cm.

[0018] It turned out that the field which a rearrangement pit defect generates is an OSF field in the silicon single crystal wafer before epilayer deposition, and it is the outside of the field which said ring-like distribution stacking fault generates. Moreover, in said field of the silicon single crystal wafer before epilayer deposition, it became clear that a dislocation loop 1 micrometers or more exists [a diameter]. In this field, since there is more number of the minute oxygen sludge formed from the atomic hole aggregate than a ring-like distribution stacking-fault field, as a result of the concentration of the interstitial atom breathed out increasing, it is thought that the stacking fault of the perimeter of a sludge and it became the above dislocation loops. In addition, the rearrangement cluster (H.Takeno et al.Mat.Res.Soc.Symp.Proc.vol.262, 1992) of the I region where this dislocation loop is discovered conventionally is another defect from which the cause of generating differs. That is, the minute oxygen sludge of the dislocation loop to which the I itself introduced superfluously has stated the rearrangement cluster of an I region to gathering automatically and being able to do here is the cause of generating, and it is the description that the oxygen sludge exists near the core of a dislocation loop. Since such a dislocation loop will be imprinted by the epilayer, without disappearing when EPI deposition is carried out, it is guessed that a rearrangement pit defect is formed. the field in which a dislocation loop with a diameter of 1 micrometers or more 1×10^4 /cm³ super-exists as a result of investigating the relation between a dislocation loop and a rearrangement pit defect in a detail as various crystals -- a dislocation loop -- 0.5 piece/cm² -- super- -- * -- things were understood. It thinks because the dislocation loop which exists in a field shallower than 0.5 micrometers from a wafer mirror side attends the silicon single crystal wafer front face before epilayer deposition in the silicon single crystal wafer before epilayer deposition and this is imprinted by the epilayer after epilayer deposition.

[0019] Thus, it turned out that the grown-in crystal defect which exists in the OSF field of a nitrogen addition silicon single crystal wafer imprints an epilayer defect to an epilayer, and generates it. Therefore, it is effective in epilayer defective reduction to take the policy which reduces or eliminates a grown-in crystal defect before epilayer deposition.

[0020] Although especially EPI thickness is not specified, generally 0.5 micrometers or more are desirable from the controllability of thickness. In less than 0.5-micrometer EPI thickness, it becomes difficult to attain the thickness homogeneity within a field. Moreover, 20 micrometers or less are

desirable from a throughput. In the EPI thickness of 20-micrometer **, since an EPI deposition process becomes 30 minutes or more, productivity falls and is not practical.

[0021] Next, the manufacture approach of the nitrogen addition silicon semi-conductor substrate which the above-mentioned epilayer defect does not generate, and a nitrogen and a carbon addition silicon semi-conductor substrate is explained below.

[0022] In order to raise the silicon single crystal which contains nitrogen three or more 1×10^{13} atoms/cm, it is necessary to add three or more 1×10^{16} atoms/cm nitrogen in silicon melt from the relation of a segregation. Since nitrogen concentration becomes high and polycrystallization becomes easy to take place when nitrogen is 1.5×10^{19} atoms/cm³ super-added in silicon melt, to practical use, it is unsuitable.

[0023] In order to raise the silicon single crystal which contains carbon three or more 1×10^{16} atoms/cm, it is necessary to add three or more 3×10^{17} atoms/cm carbon in silicon melt from the relation of a segregation. Since carbon concentration becomes high and polycrystallization becomes easy to take place when carbon is 1×10^{19} atoms/cm³ super-added in silicon melt, to practical use, it is unsuitable.

[0024] There are the following approaches as the manufacture approach of an epilayer that a ring-like distribution stacking fault becomes two or less [0.5 //cm], using a nitrogen addition silicon single crystal wafer, and nitrogen and a carbon addition silicon single crystal wafer.

[0025] (A) epitaxial to the silicon single crystal wafer which controlled V/G at the time of crystal training to $V/G[\text{mm}^2/\text{degree-Cmin}] \leq 0.32$ when substrate resistivity ρ [ohmcm] was 0.0-ohm cm < $\rho \leq 0.5$ -ohmcm, and started it from the raised silicon single crystal to $V/G[\text{mm}^2/\text{degree-Cmin}] \leq 0.13$ when substrate resistivity ρ [ohmcm] was 0.5-ohm cm < $\rho < 30$ -ohmcm -- deposit a given thickness Mino epilayer by law.

[0026] (B) epitaxial to the silicon single crystal wafer which controlled V/G at the time of crystal training to $V/G[\text{mm}^2/\text{degree-Cmin}] \geq 0.36$ when substrate resistivity ρ [ohmcm] was 0.0-ohm cm < $\rho \leq 0.5$ -ohmcm, and started it from the raised silicon single crystal to $V/G[\text{mm}^2/\text{degree-Cmin}] \geq 0.15$ when substrate resistivity ρ [ohmcm] was 0.5-ohm cm < $\rho < 30$ -ohmcm -- deposit a given thickness Mino epilayer by law.

[0027] V/G at the time of crystal training is $0.13 < V/G[\text{mm}^2/\text{degree-Cmin}] < 0.15$, when the substrate resistivity ρ is 0.5-ohm cm < $\rho < 30$ -ohmcm. At the time of 0.0-ohm cm < $\rho \leq 0.5$ -ohmcm, when it is $0.32 < V/G[\text{mm}^2/\text{degree-Cmin}] < 0.36$ Since the defect leading to [of a ring-like distribution stacking fault] generating will be formed in a silicon single crystal wafer, a ring-like distribution stacking fault will 0.5-piece [/cm] 2 super-occur after epilayer deposition. As for an upper limit, the refrigeration capacity of crystal-pulling equipment to below 0.40 [mm²/degree-Cmin] is [a productivity issue to a minimum / more than 0.05 [mm²/degree-Cmin]] realistic, although especially the upper limit and minimum of V/G are not specified. In addition, it goes across the silicon single crystal wafer manufactured by the approach of (B) all over a wafer, and the void consistencies beyond size 50nm are three or more 5×10^5 /cm, and are excepted completely [an OSF field / a wafer outside].

[0028] There are the following approaches as the manufacture approach of an epilayer that a rearrangement pit defect becomes two or less [0.5 //cm], using a nitrogen addition silicon single crystal wafer, and nitrogen and a carbon addition silicon single crystal wafer.

[0029] (C) Deposit a given thickness Mino epilayer on the silicon single crystal wafer heat-treated 60 seconds or more above 1100 degrees C by the epitaxial method in a non-oxidizing atmosphere or a hydrogen ambient atmosphere before epilayer deposition.

[0030] (D) epitaxial to the silicon single crystal wafer which controlled V/G at the time of crystal training to $V/G[\text{mm}^2/\text{degree-Cmin}] \leq 0.30$ when substrate resistivity ρ [ohmcm] was 0.0-ohm cm < $\rho \leq 0.5$ -ohmcm, and started it from the raised silicon single crystal to $V/G[\text{mm}^2/\text{degree-Cmin}] \leq 0.10$ when substrate resistivity ρ [ohmcm] was 0.5-ohm cm < $\rho < 30$ -ohmcm -- deposit a given thickness Mino epilayer by law.

[0031] It is thought that heat treatment as shown in (C) extinguishes the dislocation loop leading to [of the rearrangement pit defect which existed in the silicon single crystal wafer surface before epilayer deposition] generating. As a non-oxidizing atmosphere, an impurity is 5 ppm or less and rare gas, such

as Ar, is [that the oxide-film thickness after heat treatment should just be pressed down by 2nm or less] effective as gas, for example. the oxide-film thickness after heat treatment -- 2nm -- super- -- ** -- in an oxidizing atmosphere, since a minute dislocation loop does not disappear but OSF is also formed in addition to it, it is not desirable. In less than 1100 degrees C and less than 60 seconds, 0.5 rearrangement pit defects /after epilayer deposition are not set to 2 cm. As a cause, at less than 1100 degrees C, since a point defect reaction was not activated and a dislocation loop disappearance phenomenon did not happen, in less than 60 seconds, it thinks because it was inadequate as time amount which dislocation loop disappearance takes. Since the dislocation loop leading to [of a rearrangement pit defect] generating will be formed in a silicon single crystal wafer when it is $V/G[\text{mm}^2/\text{degree-Cmin}] > 0.10$ when the substrate resistivity ρ is $0.5\text{-ohm cm} < \rho < 30\text{-ohmcm}$, and V/G at the time of crystal training is $0.0\text{-ohm cm} < \rho \leq 0.5\text{-ohmcm}$ and is $V/G[\text{mm}^2/\text{degree-Cmin}] > 0.30$, a rearrangement pit defect will 0.5-piece /cm] 2 super-occur after epilayer deposition. In addition, it goes across the silicon single crystal wafer manufactured by the approach of (D) all over a wafer, and the dislocation loop with a diameter of 1 micrometers or more has become three or less $1 \times 10^4/\text{cm}$.

[0032] Although especially a convention is not carried out about the EPI deposition approach, it is an approach using the sheet EPI deposition equipment and batch type EPI deposition equipment which makes the dichloro silane marketed and trichlorosilan material gas, and it will be satisfactory if it is the process by which the foreign matter on a silicon single crystal wafer which causes the luminescent spot after the so-called EPI is enough eliminated by washing before EPI deposition.

[0033]

[Example] This invention is not restricted by the publication of these examples, although an example is given to below and this invention is explained to it.

[0034] The silicon single crystal manufacturing installation used for example 1 this example will not be especially restricted, if used for the silicon single crystal manufacture by the usual CZ process. The silicon single crystals raised using this equipment are a conduction type: p mold (boron dope), diameter of crystal 8 inch (200mm), resistivity: 0.004-10.5-ohmcm, and an oxygen density $6.0 - 8.0 \times 10^{17}$ atoms/cm³ (it computes using the oxygen density conversion factor by Japan Electronic Industry Development Association). Nitrogen addition was performed by throwing in a wafer with a nitride in silicon melt. The nitrogen concentration in silicon melt was computed from the total amount of nitrogen and the amount of silicon melt which were attached to the thrown-in wafer with a nitride. In order to change V/G when being referred to as average temperature gradient [of the crystal growth shaft orientations to raising rate $V[\text{mm/min}]$ melting point -1350 degree C] $G[**/\text{mm}]$, the silicon single crystal was raised on two or more crystal training conditions of having changed the internal structure of the rate of crystal growth or a silicon single crystal manufacturing installation. The 5-micrometer silicon single crystal layer (epilayer) was deposited on the silicon single crystal wafer cut down and created from this crystal by the epitaxial method, and the silicon semi-conductor substrate (epiwafer) was created to it.

[0035] Nitrogen concentration extracted the sample from the silicon semi-conductor substrate after epilayer deposition, and in order to remove a surface epilayer, after it performed the 20-micrometer polish, it measured it using secondary-ion-mass-spectroscopy equipment (SIMS).

[0036] The following procedures estimated the ring-like distribution stacking fault of an epilayer. First, the number of a foreign matter and distribution were investigated in the mode in which a foreign matter 0.1 micrometers or more is evaluated for an epiwafer as a Measuring condition as it is using the Tencor tabulation side foreign matter meter SP 1. Then, the foreign matter was removed having applied the epilayer to SC1 washing, the foreign matter was again measured with the surface contamination plan, the foreign matter which is before and after washing and remains was judged to be a ring-like distribution stacking fault, and the number was counted. In order to compute a consistency, the square-like grid of 2 was made 1cm so that the whole wafer might be covered, from the number of the ring-like distribution stacking fault included in each grid, the area consistency of the ring-like distribution stacking fault in each grid was computed, and the maximum of an area consistency was calculated.

[0037] In order to evaluate the precipitation-of-oxygen behavior after epilayer deposition, heat treatment

which imitated four steps of device processes shown in Table 1 to an epiwafer was performed, and the oxygen sludge with a depth of 100 micrometers was measured by infrared interferometry from the EPI front face. OPP (Optical Precipitate Profiler) of HYT was used as defective evaluation equipment by the infrared interferometry marketed.

[0038] Moreover, in order to evaluate the gettering behavior after epilayer deposition, after performing heat treatment which imitated four steps of device processes shown in Table 1, nickel was applied to the wafer front face two times 1014 atoms/cm with the spin coat method, and the MOS diode was mounted. The conditions of gate oxidation are 1000 degrees C, 30 minutes, and dry O₂, and oxide-film thickness could be 300nm. Then, generating life time measurement by the MOS-C-t method was performed.

[0039]

[Table 1]

1段目. 1000°C×2hr (O₂)

	押入	昇温	保持	降温	引出
温度(°C)	700	700→1000	1000	1000→700	700
ν-T(°C/分)	—	5	—	3	—
時間	—	1:00	2:00	1:40	—
雰囲気	N ₂	O ₂	O ₂	N ₂	N ₂

2段目. 1150°C×8hr (N₂)

	押入	昇温	保持	降温	引出
温度(°C)	700	700→1150	1150	1150→700	700
ν-T(°C/分)	—	5	—	3	—
時間	—	1:30	8:00	2:30	—
雰囲気	N ₂	O ₂	N ₂ +5%O ₂	N ₂	N ₂

3段目. 800°C×2hr (O₂)

	押入	昇温	保持	降温	引出
温度(°C)	700	700→800	800	800→700	700
ν-T(°C/分)	—	5	—	3	—
時間	—	0:20	2:00	0:33	—
雰囲気	N ₂	O ₂	O ₂	N ₂	N ₂

4段目. 1000°C×2hr (wet O₂)

	押入	昇温	保持	降温	引出
温度(°C)	700	700→1000	1000	1000→700	700
ν-T(°C/分)	—	5	—	3	—
時間	—	1:00	2:00	1:40	—
雰囲気	N ₂	O ₂	wet O ₂	N ₂	N ₂

[0040] In order to evaluate TDDB, the polysilicon MOS of 2 was created on the epiwafer 20mm of electrode surface products. Oxide-film thickness could be 25nm. A yield [as / whose Qbd when making continuation stress current density into -5 mA/cm², and making destructive judging electric field into 10 MV/cm is two or more 10 C/cm] was investigated.

[0041] An evaluation result is shown in Table 2 also including the example of a comparison. As for that whose melt nitrogen concentration is three or more 1x10¹⁶ atoms/cm, substrate nitrogen concentration became three or more 1x10¹³ atoms/cm, and the sludge consistency after heat treatment excelled [life time] in 20 or more msec and a gettering property in three or more 108-/cm. When substrate resistivity rho [ohmcm] was 0.0-ohm cm<rho <=0.5-ohmcm and it was V/G[mm2/degree-Cmin] <=0.32, 2 or less [0.5 /cm] and TDDB had [the ring-like distribution stacking fault of an epilayer] 90% or more and epilayer quality good [moreover, / when substrate resistivity rho [ohmcm] was 0.5-ohm cm<rho <30-ohmcm, it was V/G[mm2/degree-Cmin] <=0.13, and].

[0042]

[Table 2]

備考	TDDB (%)	ヤナシ(A) (sec)	エビ後析出物密度 (cm ⁻³)	ワナシ 状分布線 層欠陥 (cm ⁻²)	V/G (m ² /Cmin)	基板窒素濃度 (atoms/cm ²)	膜窒素濃度 (atoms/cm ²)	抵抗率 (Ωcm)
比較例	95	8	2.43×10 ⁶	0	0.11	0	0	1.2
比較例	93	8	7.23×10 ⁶	0	0.13	0	0	1.2
比較例	93	8	5.62×10 ⁷	0	0.11	0	0	1.2
比較例	93	5	3.83×10 ⁷	0	0.13	1.26×12	1.68×14	10.8
比較例	93	23	2.43×10 ⁸	0	0.11	1.52×12	1.60×14	10.8
比較例	95	23	3.94×10 ⁸	0.22	0.13	1.01×13	1.60×16	10.2
比較例	80	23	4.23×10 ⁸	3.39	0.14	1.58×13	1.68×16	10.2
比較例	92	23	3.94×10 ⁸	0	0.11	1.31×13	1.27×16	9.7
比較例	95	23	3.43×10 ⁹	0.23	0.13	1.48×14	1.35×17	9.7
比較例	93	23	5.52×10 ⁹	2.00	0.14	1.93×14	1.82×17	9.7
比較例	93	21	6.13×10 ⁸	0	0.11	1.35×13	1.02×16	1.4
比較例	93	21	2.35×10 ⁸	0.31	0.13	1.77×13	1.70×16	1.2
比較例	82	24	3.75×10 ⁸	2.30	0.14	2.82×13	1.65×16	1.3
比較例	94	23	6.13×10 ⁸	0	0.31	1.57×13	2.35×16	0.343
比較例	95	22	4.55×10 ⁸	0	0.32	1.39×13	1.01×16	0.316
比較例	84	22	5.12×10 ⁸	2.45	0.34	1.82×13	1.85×16	0.305
比較例	92	7	1.65×10 ⁶	0	0.31	0	0	0.011
比較例	93	8	1.23×10 ⁶	0	0.34	0	0	0.016
比較例	94	10	5.52×10 ⁷	0	0.31	1.93×12	1.56×14	0.015
比較例	93	23	1.72×10 ⁷	0	0.34	1.57×12	1.39×14	0.014
比較例	93	21	2.93×10 ⁹	0	0.31	1.42×13	1.36×16	0.019
比較例	93	23	1.72×10 ⁹	0.25	0.32	1.57×13	1.58×16	0.018
比較例	81	23	6.95×10 ⁸	12.60	0.34	1.05×13	1.45×16	0.015
比較例	91	25	2.24×10 ⁹	0	0.31	1.69×14	1.72×17	0.015
比較例	92	24	2.55×10 ⁹	0.33	0.32	1.70×14	1.04×17	0.020
比較例	85	22	1.52×10 ⁹	12.81	0.34	1.49×14	1.10×17	0.012
比較例	93	22	3.72×10 ⁹	0	0.31	1.35×13	1.93×16	0.006
比較例	97	24	5.05×10 ⁹	0.21	0.32	1.39×13	1.71×16	0.005
比較例	81	23	3.65×10 ⁹	12.33	0.34	1.39×13	1.03×16	0.005

[0043] Raising of example 2 silicon single crystal and the addition method of nitrogen are the same as that of an example 1. The 5-micrometer epilayer was deposited on the silicon single crystal wafer cut down and created from this crystal like the example 1. However, it differed in the example 1 and heat treatment within an epilayer deposition equipment chamber, heat treatment by RTA, or heat treatment at a batch type vertical mold furnace was performed as heat treatment before epilayer deposition.

[0044] The rearrangement pit defect of an epilayer was evaluated. Evaluation etched 3 micrometers of epilayer front faces with the light etching solution, and counted the number of the pit of the shape of a rhombus or a stream line with the size of 1 micrometers or more by optical microscope observation. The deposit behavior after epilayer deposition, gettering behavior, and TDDB evaluation are the same as that of an example 1.

[0045] An evaluation result is shown in Table 3 also including the example of a comparison. Substrate nitrogen concentration became three or more 1×10¹³ atoms/cm, the sludge consistencies after heat

treatment are three or more 10^8 -/cm, and that whose melt nitrogen concentration is three or more 1×10^{16} atoms/cm excelled [life time] in 20 or more msec and a gettering property. 2 or less [0.5 //cm] and TDDb had [H2 or the thing which performed 1100 degrees C and heat treatment for 60 seconds or more by Ar / the rearrangement pit defect of an epilayer] 90% or more and epilayer quality good [moreover,] 100% 100%.

[0046]

[Table 3]

抵抗率 (Ω cm)	酸液窒素濃度 (atoms/cm ²)	基板窒素濃度 (atoms/cm ²)	雰囲気 温度 (°C)	時間 (秒)	転位ピット 欠陥密度 (/cm ²)	エピ後 析出物密度 (/cm ²)	パワパ (msec)	TDDb (%)	備考	
9.9	0	0	なし		0	2.6E+06	6	94	比較例	
9.9	0	0	100%Ar	1100	60	0	2.3E+05	2	93	比較例
9.8	1.62E+14	1.37E+12	なし		0	3.6E+07	8	94	比較例	
10.1	1.72E+14	1.75E+12	100%Ar	1100	60	0	4.2E+07	9	93	比較例
10.0	1.44E+13	1.75E+13	なし		30.75	4.5E+08	24	93	比較例	
9.9	1.44E+15	1.75E+13	100%Ar	1090	60	14.61	2.0E+08	23	81	比較例
10.1	1.87E+15	1.85E+13	100%Ar	1100	30	6.65	3.1E+08	25	81	比較例
9.8	1.64E+16	1.14E+13	100%Ar	1100	60	0.11	2.2E+08	23	92	実施例
10.0	1.14E+15	1.03E+13	100%Ar	1100	90	0	1.2E+08	26	95	実施例
10.2	1.96E+16	1.99E+13	100%Ar	1150	30	2.98	1.1E+08	26	90	比較例
10.1	1.49E+16	1.18E+13	100%Ar	1180	60	0	6.3E+08	26	93	実施例
9.8	1.91E+16	1.01E+13	100%Ar	1090	60	12.07	2.3E+08	23	94	比較例
10.1	1.98E+15	1.25E+13	100%Ar	1100	30	6.25	4.3E+08	26	80	比較例
10.1	1.92E+16	1.25E+13	100%Ar	1100	60	0.13	3.0E+08	22	94	実施例
9.9	1.6E+16	1.67E+13	100%Ar	1100	90	0	1.3E+08	24	92	実施例
10.1	97E+16	1.95E+13	100%Ar	1100	1800	0	2.3E+08	24	92	実施例
9.9	75E+16	1.71E+13	100%Ar	1180	30	2.09	4.3E+08	25	84	比較例
10.1	82E+16	1.08E+13	100%Ar	1160	60	0	4.3E+08	23	93	実施例
10.2	1.00E+16	1.51E+13	Ar+3SD	1100	60	51.31	3.7E+08	23	85	比較例
10.1	1.42E+17	1.23E+14	なし		10.78	4.7E+08	23	84	比較例	
10.0	1.46E+17	1.86E+14	100%Ar	1100	60	0	4.3E+08	26	93	実施例
9.8	1.78E+17	1.35E+14	100%Ar	1100	60	0	4.2E+08	23	93	実施例
0.012	0	0	なし		0	6.3E+06	6	93	比較例	
0.018	1.51E+14	1.19E+12	なし		30.96	6.7E+08	24	80	比較例	
0.017	1.54E+16	1.19E+13	なし		0	1.4E+09	25	95	実施例	
0.015	1.90E+16	1.79E+13	100%Ar	1100	60	0	7.0E+08	23	91	実施例
0.018	1.66E+16	1.92E+13	100%Ar	1100	60	0	1.6E+09	24	81	比較例
0.014	1.36E+16	1.28E+13	Ar+3SD	1100	60	50.13	1.6E+09	24	81	比較例
0.010	1.06E+17	1.24E+14	なし		11.72	6.7E+08	21	82	比較例	
0.018	1.90E+17	1.47E+14	100%Ar	1100	60	0	1.0E+09	23	93	実施例
0.016	1.99E+17	1.68E+14	100%Ar	1100	80	0	2.3E+09	23	93	実施例
0.007	1.21E+14	1.34E+12	なし		0	1.6E+07	7	96	比較例	
0.006	1.11E+16	1.38E+13	なし		31.68	1.4E+09	23	83	比較例	
0.006	1.98E+16	1.68E+13	100%Ar	1100	60	0	1.3E+09	25	91	実施例
0.006	1.55E+16	1.51E+13	100%Ar	1100	60	0	3.4E+08	22	93	実施例
0.006	1.38E+16	1.04E+13	Ar+3SD	1100	60	52.63	2.4E+09	22	81	比較例

[0047] Raising of example 3 silicon single crystal and the addition method of nitrogen are the same as that of an example 1.

[0048] Using OPP, void defective evaluation of the silicon single crystal wafer cut down from the silicon single crystal doubled the focus with the location of 300 micrometers from the wafer surface in the silicon single crystal wafer which mirror-plane-ized both sides, and diagonal length measured the void total 50nm or more, and it computed the consistency. The defective evaluation after epilayer deposition, deposit evaluation, gettering evaluation, and TDDb evaluation are the same as that of an example 1.

[0049] An evaluation result is shown in Table 4 also including the example of a comparison. Substrate nitrogen concentration became three or more 1×10^{13} atoms/cm, the sludge consistencies after heat treatment are three or more 10^8 -/cm, and that whose melt nitrogen concentration is three or more 1×10^{16} atoms/cm excelled [life time] in 20 or more msec and a gettering property. Moreover, the void

consistency beyond size 50nm was set to three or more $5 \times 10^5/\text{cm}$, and 2 or less $[0.5/\text{cm}]$ and TDDB had [the ring-like distribution stacking fault of an epilayer] 90% or more and epilayer quality good [when the substrate resistivity ρ was $0.5\text{ohm cm} < \rho < 30\text{ohm cm}$, it was $\text{V/G}[\text{mm}^2/\text{degree-Cmin}] \geq 0.15$, and] when it was $0.0\text{-ohm cm} < \rho < 0.5\text{-ohm cm}$ and was $\text{V/G}[\text{mm}^2/\text{degree-Cmin}] \geq 0.36$.
[0050]

[Table 4]

抵抗率 (Ωcm)	融液窒素濃度 (atons/cm ³)	基板窒素濃度 (atons/cm ³)	V/G (cm ² /Cmin)	ボイド密度 (/cm ³)	ワグ 状分布積層 欠陥(/water)	エビ後析出 物密度(/cm ³)	ワグ後析出 (nsec)	TDDB (%)	備考
10.1	0	0	0.14	1.6E+06	0	1.1E+05	7	98	比較例
10.1	0	0	0.16	1.6E+06	0	1.2E+05	5	99	比較例
9.9	1.18E+14	1.76E+12	0.14	1.3E+06	0	2.7E+07	6	98	比較例
10.0	1.35E+14	1.21E+12	0.16	1.8E+06	0	5.8E+07	7	99	比較例
10.2	1.97E+16	1.18E+13	0.14	2.1E+04	13.04	2.4E+08	23	82	比較例
9.9	1.34E+16	1.93E+13	0.15	6.5E+05	0.39	1.3E+08	22	97	実施例
9.7	1.82E+16	1.55E+13	0.16	1.3E+06	0	4.6E+08	24	99	比較例
10.0	1.39E+17	1.07E+14	0.14	1.6E+04	13.57	2.2E+09	21	85	比較例
9.8	1.04E+17	1.88E+14	0.15	6.1E+05	0.29	2.2E+09	23	98	実施例
10.0	1.45E+17	1.35E+14	0.16	1.1E+06	0	2.8E+09	21	99	比較例
2.5	1.95E+16	1.58E+13	0.14	2.9E+04	10.84	1.6E+08	25	82	比較例
1.9	1.30E+16	1.49E+13	0.15	6.5E+05	0.25	2.1E+08	22	99	実施例
2.0	1.13E+16	1.64E+13	0.16	1.4E+06	0	5.5E+08	23	98	比較例
0.368	1.62E+16	1.44E+13	0.34	2.9E+04	11.40	4.0E+08	22	81	比較例
0.364	1.95E+16	1.25E+13	0.36	6.4E+05	0.24	1.2E+08	22	98	実施例
0.385	1.20E+16	1.78E+13	0.40	1.6E+06	0	5.3E+08	26	99	比較例
0.017	0	0	0.34	1.7E+06	0	5.6E+05	10	98	比較例
0.019	0	0	0.40	1.7E+06	0	1.5E+06	8	98	比較例
0.013	1.82E+16	1.74E+13	0.34	1.5E+04	13.74	1.5E+09	21	81	比較例
0.011	1.14E+16	1.02E+13	0.36	6.4E+05	0.34	2.8E+09	21	99	比較例
0.016	1.83E+16	1.81E+13	0.40	1.9E+06	0	1.3E+09	26	98	比較例
0.019	1.74E+17	1.15E+14	0.34	2.6E+04	12.42	2.3E+09	23	81	比較例
0.014	1.68E+17	1.43E+14	0.36	6.6E+05	0.27	8.7E+08	25	98	比較例
0.011	1.53E+17	1.90E+14	0.40	1.7E+06	0	2.0E+09	25	98	比較例
0.007	1.55E+16	1.19E+13	0.34	1.6E+04	11.59	3.1E+09	22	82	比較例
0.006	1.08E+16	1.46E+13	0.36	6.9E+05	0.23	2.4E+09	26	97	比較例
0.007	1.37E+16	1.31E+13	0.40	1.6E+06	0	5.9E+09	25	97	比較例

[0051] Raising of example 4 silicon single crystal and the addition method of nitrogen are the same as that of an example 1.

[0052] Using OPP, dislocation loop consistency evaluation of the silicon single crystal wafer cut down from the silicon single crystal doubled the focus with the location of 300 micrometers from the wafer surface, measured the dislocation loop with a diameter of 1 micrometers or more in the silicon single crystal wafer which mirror-plane-ized both sides, and computed the consistency. The defective evaluation after epilayer deposition, deposit evaluation, gettering evaluation, and TDDB evaluation are the same as that of an example 2.

[0053] An evaluation result is shown in Table 5 also including the example of a comparison. Substrate nitrogen concentration became three or more 1×10^{13} atoms/cm, the sludge consistencies after heat treatment are three or more 108-/cm, and that whose melt nitrogen concentration is three or more 1×10^{16} atoms/cm excelled [life time] in 20 or more msec and a gettering property. Moreover, the dislocation loop with a diameter of 1 micrometers or more was set to three or less 1×10^4 /cm, and 2 or less [0.5 //cm] and TDDB had [the rearrangement pit defect of an epilayer] 90% or more and epilayer quality good [when the substrate resistivity ρ was $0.5 \text{ ohm cm} < \rho < 30 \text{ ohm cm}$, it was V/G [mm²/degree-Cmin] ≤ 0.10 ,] when the substrate resistivity ρ was $0.0\text{-ohm cm} < \rho \leq 0.5\text{-ohm cm}$ and it was V/G [mm²/degree-Cmin] ≤ 0.30 .

[0054]

[Table 5]

抵抗率 (Ω/cm)	融液窒素濃度 (atoms/cm ³)	基板窒素濃度 (atoms/cm ³)	V/G (m ² /Cmin)	転位ループ 密度(/cm ²)	転位・ツルネ 密度(/cm ²)	エビ後析出 物密度(/cm ²)	サイクル (sec)	TDB (%)	備考
10.0	0	0	0.09	0	0	2.4E+06	7	97	比較例
10.2	0	0	0.10	0	0	2.3E+06	6	98	比較例
10.2	1.4E+14	1.8E+12	0.10	0	0	4.1E+07	6	97	比較例
10.1	1.9E+14	1.1E+12	0.19	0	0	2.5E+07	9	97	比較例
9.8	1.9E+16	1.3E+13	0.09	0	0	2.9E+08	23	99	実施例
10.2	1.9E+16	1.3E+13	0.10	6.3E+03	0.25	3.9E+08	22	97	実施例
9.8	1.5E+16	1.2E+13	0.14	1.8E+05	13.51	1.5E+08	23	81	比較例
9.7	1.4E+17	1.0E+14	0.09	0	0	4.1E+09	23	97	比較例
10.1	1.3E+17	1.0E+14	0.10	5.0E+03	0.22	3.7E+09	21	98	実施例
9.8	1.3E+17	1.7E+14	0.14	2.7E+06	13.25	4.5E+09	25	85	比較例
1.7	1.3E+16	1.0E+13	0.09	0	0	3.6E+08	24	98	実施例
1.3	1.4E+16	1.4E+13	0.10	5.7E+03	0.26	6.0E+08	23	98	実施例
2.6	1.9E+16	1.5E+13	0.14	2.8E+05	14.62	4.4E+08	21	80	比較例
0.357	1.4E+16	1.5E+13	0.25	0	0	1.9E+08	24	97	実施例
0.333	1.3E+16	1.9E+13	0.30	5.9E+03	0.25	6.7E+08	22	98	実施例
0.399	1.1E+16	1.0E+13	0.34	1.7E+05	10.79	3.7E+08	24	84	比較例
0.012	0	0	0.26	0	0	2.0E+06	9	93	比較例
0.018	0	0	0.34	0	0	8.7E+06	7	93	比較例
0.018	1.3E+16	2.4E+13	0.26	0	0	3.0E+09	22	99	実施例
0.018	1.6E+16	1.0E+13	0.30	5.5E+03	0.24	2.1E+09	25	98	比較例
0.018	1.6E+16	1.6E+13	0.34	2.5E+05	13.13	1.3E+09	25	82	比較例
0.020	1.9E+17	3.9E+14	0.25	0	0	2.7E+09	25	98	実施例
0.013	1.7E+17	1.8E+14	0.30	5.4E+03	0.20	1.7E+09	25	99	実施例
0.017	1.5E+17	1.8E+14	0.34	2.4E+05	10.41	2.6E+09	23	84	比較例
0.006	1.9E+16	1.8E+13	0.25	0	0	5.5E+09	23	98	比較例
0.006	1.3E+16	1.8E+13	0.30	5.4E+03	0.27	4.9E+09	26	98	比較例
0.006	1.5E+16	1.6E+13	0.34	3.0E+05	10.67	1.0E+09	21	83	比較例

[0055] Raising of example 5 silicon single crystal and the addition method of nitrogen are the same as that of an example 1. Carbon addition was performed by throwing in carbon powder in silicon melt. The carbon concentration in melt was computed from the total amount of the thrown-in carbon, and the amount of silicon melt. In order to evaluate the precipitation-of-oxygen behavior and gettering behavior after the epilayer deposition in a silicon single crystal wafer, heat treatment which imitated five steps of low-temperature device processes shown in Table 6 was performed. Evaluation criteria other than heat treatment (the defective evaluation after epilayer deposition, deposit evaluation, gettering evaluation,

TDDDB evaluation) are the same as that of an example 1. The carbon concentration of a silicon semiconductor substrate measured the wafer after epilayer deposition in FTIR, and computed it using the concentration conversion factor by Japan Electronic Industry Development Association. The silicon semiconductor substrate below 0.5-ohmcm performed the 20-micrometer polish, and resistance measured it using SIMS, after removing a surface epilayer.

[0056]

[Table 6]

1段目. 850℃×40min(wet O₂)

	挿入	昇温	保持	降温	引出
温度(℃)	700	700→850	850	850→700	700
レ-ト(℃/分)	—	8	—	2.5	—
時間	—	0:18	0:40	1:00	—
雰囲気	N ₂ +3XO ₂	N ₂ +3XO ₂	wet O ₂	N ₂	N ₂

2段目. 750℃×180min(N₂)

	挿入	昇温	保持	降温	引出
温度(℃)	700	700→750	750	750→700	700
レ-ト(℃/分)	—	8	—	2.5	—
時間	—	0:06	3:00	0:20	—
雰囲気	N ₂	N ₂	N ₂	N ₂	N ₂

3段目. 1000℃×40min(dry O₂)

	挿入	昇温	保持	降温	引出
温度(℃)	700	700→1000	1000	1000→700	700
レ-ト(℃/分)	—	8	—	2.5	—
時間	—	0:37	0:40	2:00	—
雰囲気	N ₂	N ₂	O ₂	N ₂	N ₂

4段目. 550℃×6hr(N₂)

	挿入	昇温	保持	降温	引出
温度(℃)	400	400→550	550	550→400	400
レ-ト(℃/分)	—	8	—	1	—
時間	—	0:18	6:00	2:30	—
雰囲気	N ₂	N ₂	N ₂	N ₂	N ₂

5段目. 800℃×120min(N₂)

	挿入	昇温	保持	降温	引出
温度(℃)	700	700→800	800	800→700	700
レ-ト(℃/分)	—	8	—	2.5	—
時間	—	0:12	2:00	0:40	—
雰囲気	N ₂	N ₂	N ₂	N ₂	N ₂

[0057] An evaluation result is shown in Table 7 also including the example of a comparison. As for that whose melt carbon concentration is three or more 1x10¹⁷ atoms/cm, substrate carbon concentration became three or more 1x10¹⁶ atoms/cm. For substrate nitrogen concentration, three or more 1x10¹³ atoms/cm and substrate carbon concentration are [the sludge consistencies after heat treatment] three or more 10⁹-/cm, and the three or more 1x10¹⁶ atoms/cm thing excelled [life time] in 20 or more msecs and a gettering property. Substrate nitrogen concentration is [the sludge consistency after heat treatment] less than three 10⁸-/cm, and the less than three 1x10¹³ atoms/cm thing was inferior in life time compared with 10 or less msecs and an example. As for the less than three 1x10¹⁶ atoms/cm thing, the sludge consistency after heat treatment was set [substrate nitrogen concentration] to 10⁸-/cm or more 3less than three 10⁹-/cm by three or more 1x10¹³ atoms/cm and substrate carbon concentration, and life time was 10 or more-msec less than 20 msec. The gettering property of this crystal had three or more 1x10¹³ atoms/cm and substrate carbon concentration somewhat inferior in substrate nitrogen concentration compared with the three or more 1x10¹⁶ atoms/cm thing, although substrate nitrogen

[0059] Raising of example 6 silicon single crystal and the addition method of nitrogen and carbon are the same as that of an example 5. As heat treatment before epilayer deposition, heat treatment within an epilayer deposition equipment chamber, heat treatment by RTA, or heat treatment at a batch type vertical mold furnace was performed. Heat treatment which imitated the device process of the low temperature given in order to evaluate the precipitation-of-oxygen behavior and gettering behavior after epilayer deposition is the same as that of an example 5. Evaluation criteria other than heat treatment (the defective evaluation after epilayer deposition, deposit evaluation, gettering evaluation, TDDDB evaluation) are the same as that of an example 2.

[0060] An evaluation result is shown in Table 8 also including the example of a comparison. For substrate nitrogen concentration, three or more 1×10^{13} atoms/cm and substrate carbon concentration are [the sludge consistencies after heat treatment] three or more 109-/cm, and the three or more 1×10^{16} atoms/cm thing excelled [life time] in 20 or more msecs and a gettering property. The sludge consistency after heat treatment was set [substrate nitrogen concentration] to 108-/cm or more 3less than three 109-/cm by three or more 1×10^{13} atoms/cm and substrate carbon concentration, life time is 10 or more-msec less than 20 msec, and, as for the less than three 1×10^{16} atoms/cm thing, substrate nitrogen concentration was somewhat inferior in three or more 1×10^{13} atoms/cm and substrate carbon concentration compared with the three or more 1×10^{16} atoms/cm thing. 2 or less [0.5 //cm] and TDDDB had [H₂ or the thing which performed 1100 degrees C and heat treatment for 60 seconds or more by Ar / the rearrangement pit defect of an epilayer] 90% or more and epilayer quality good [moreover,] 100% 100%.

[0061]

[Table 8]

抵抗率 (Ω/cm)	酸液窒素濃度 ($\text{g}/100\text{g}$)	基板窒素濃度 ($\text{g}/100\text{g}$)	酸液酸素濃度 ($\text{g}/100\text{g}$)	基板酸素濃度 ($\text{g}/100\text{g}$)	工工程後 析出物密度 (g/cm^2)	工工程後 欠陥密度 (cm^{-2})	工工程後 析出物密度 (g/cm^2)	工工程後 欠陥密度 (cm^{-2})	備考			
10.1	1.09E+16	1.09E+13	0	0	1000H	1100	30	5.04	3.78E+08	17	83	比較例
9.8	1.18E+16	1.80E+13	2.93E+16	2.73E+15	1000H	1100	30	5.65	2.22E+08	15	85	比較例
9.7	1.88E+16	1.87E+13	1.31E+17	1.15E+16	1000H	1100	30	5.07	5.88E+09	23	80	比較例
9.9	1.20E+16	1.51E+13	8.25E+17	7.28E+16	1000H	1100	30	6.82	9.78E+09	25	82	比較例
9.7	1.60E+16	1.02E+13	0	0	1000H	1100	90	0	5.98E+08	15	94	実施例
10.0	1.70E+16	1.90E+13	1.32E+16	1.21E+15	1000H	1100	90	0	4.98E+08	15	94	実施例
10.0	1.87E+16	1.10E+13	2.54E+17	2.42E+16	1000H	1100	90	0	7.45E+09	26	93	実施例
9.9	1.98E+16	1.37E+13	1.05E+18	8.59E+16	1000H	1100	90	0	6.88E+09	26	94	実施例
9.9	1.97E+16	1.44E+13	0	0	1000H	1100	90	0	5.23E+08	15	92	実施例
10.2	1.98E+16	1.87E+13	1.20E+16	1.06E+15	1000H	1100	90	0	4.98E+08	15	93	実施例
10.1	1.68E+16	1.58E+13	1.95E+17	1.59E+16	1000H	1100	90	0	5.78E+09	26	93	実施例
10.1	1.72E+16	1.58E+13	9.35E+17	8.58E+16	1000H	1100	90	0	5.38E+09	24	95	実施例
0.017	1.79E+16	1.38E+13	0	0	1000H	1100	30	31.57	6.05E+08	15	83	比較例
0.018	1.98E+16	1.76E+13	3.08E+16	2.81E+15	1000H	1100	30	33.24	4.85E+08	17	83	比較例
0.016	1.92E+16	1.09E+13	2.15E+17	2.12E+16	1000H	1100	30	30.74	8.39E+09	22	84	比較例
0.015	1.92E+16	1.26E+13	9.96E+17	8.50E+16	1000H	1100	30	33.69	9.38E+09	23	81	比較例
0.018	1.70E+16	1.78E+13	0	0	1000H	1100	90	0	1.18E+08	16	92	実施例
0.014	1.52E+16	1.94E+13	1.58E+16	1.42E+15	1000H	1100	90	0	1.18E+08	17	94	実施例
0.017	1.66E+16	1.11E+13	2.40E+17	2.21E+16	1000H	1100	90	0	5.48E+09	25	93	実施例
0.014	1.93E+16	1.95E+13	2.38E+17	7.03E+16	1000H	1100	90	0	5.65E+09	24	91	実施例
0.012	1.72E+16	1.40E+13	0	0	1000H	1100	90	0	5.38E+08	16	94	実施例
0.011	1.55E+16	1.95E+13	1.44E+16	1.11E+15	1000H	1100	90	0	2.22E+08	15	93	実施例
0.019	1.72E+16	1.57E+13	2.70E+17	2.27E+16	1000H	1100	90	0	5.38E+09	24	93	実施例
0.014	1.76E+16	1.08E+13	8.24E+17	7.37E+16	1000H	1100	90	0	5.38E+09	23	94	実施例

[0062] Raising of example 7 silicon single crystal and the addition method of nitrogen and carbon are the same as that of an example 5. The defective evaluation before epilayer deposition is the same as that of an example 5. Heat treatment which imitated the low-temperature device process given in order to evaluate the precipitation-of-oxygen behavior and gettering behavior after epilayer deposition is the

same as that of an example 5. Evaluation criteria other than heat treatment (the defective evaluation before and behind epilayer deposition, deposit evaluation, gettering evaluation, TDDDB evaluation) are the same as that of an example 3.

[0063] An evaluation result is shown in Table 9 also including the example of a comparison. For substrate nitrogen concentration, three or more 1×10^{13} atoms/cm and substrate carbon concentration are [the sludge consistencies after heat treatment] three or more 109-/cm, and the three or more 1×10^{16} atoms/cm thing excelled [life time] in 20 or more msec and a gettering property. Substrate nitrogen concentration is [the sludge consistency after heat treatment] less than three 108-/cm, and the less than three 1×10^{13} atoms/cm thing was inferior in life time compared with 10 or less msec and an example. As for the less than three 1×10^{16} atoms/cm thing, the sludge consistency after heat treatment was set [substrate nitrogen concentration] to 108-/cm or more 3 less than three 109-/cm by three or more 1×10^{13} atoms/cm and substrate carbon concentration, and life time was 10 or more-msec less than 20 msec. The gettering property of this crystal had three or more 1×10^{13} atoms/cm and substrate carbon concentration somewhat inferior in substrate nitrogen concentration compared with the three or more 1×10^{16} atoms/cm thing, although substrate nitrogen concentration was superior to the less than three 1×10^{13} atoms/cm thing. Moreover, when the substrate resistivity ρ is $0.5\text{-ohm cm} < \rho < 30\text{-ohmcm}$, it is V/G [$\text{mm}^2/\text{degree-Cmin}$] ≥ 0.15 . When the substrate resistivity ρ is $0.0\text{-ohm cm} < \rho \leq 0.5\text{-ohmcm}$ and it is V/G [$\text{mm}^2/\text{degree-Cmin}$] ≥ 0.36 The void consistency beyond size 50nm was set to three or more $5 \times 10^5\text{-cm}$, and 2 or less [$0.5 // \text{cm}$] and TDDDB had [the ring-like distribution stacking fault of an epilayer] 90% or more and good epilayer quality.

[0064]

[Table 9]

抵抗率 (Ωcm)	酸素空孔濃度 (atoms/cm ³)	基板空孔濃度 (atoms/cm ³)	酸化膜濃度 (atoms/cm ³)	基板炭素濃度 (atoms/cm ³)	V/C (nm^2/min)	ボイド密度 (/cm ³)	欠陥(Vnater)	エビ後析出 物密度(/cm ³)	7/71A (nm^2)	TD08 (%)	備考
8.9	0	0	0	0	0.16	1.9E+05	0	1.1E+06	9	98	比較例
10.2	0	0	1.24E+16	1.06E+15	0.16	1.6E+05	0	7.8E+05	9	99	比較例
10.2	0	0	1.57E+17	1.47E+16	0.16	1.3E+05	0	2.7E+07	10	99	比較例
10.0	0	0	7.98E+17	7.22E+16	0.16	1.4E+05	0	2.1E+07	6	99	比較例
8.9	1.50E+16	1.50E+13	0	0	0.16	1.8E+05	0	6.4E+08	18	98	比較例
8.9	1.32E+16	1.58E+13	1.58E+16	1.57E+15	0.16	1.8E+05	0	1.0E+06	16	99	比較例
8.9	1.32E+16	1.58E+13	1.18E+17	1.77E+16	0.16	1.5E+05	0	1.4E+06	22	97	比較例
10.0	1.60E+16	1.00E+13	1.08E+17	1.17E+16	0.16	1.8E+05	0	7.7E+05	25	98	比較例
10.0	1.60E+16	1.00E+13	8.08E+17	8.01E+16	0.15	1.9E+05	0.30	9.2E+09	22	97	比較例
10.0	1.60E+16	1.00E+13	8.08E+17	8.34E+16	0.14	1.9E+04	11.74	8.5E+09	24	91	比較例
9.8	1.32E+16	1.58E+13	8.43E+17	8.43E+16	0.16	1.2E+05	0	9.5E+09	23	97	比較例
1.5	1.32E+16	1.58E+13	8.43E+17	8.43E+16	0.40	1.1E+05	0	9.5E+09	25	99	比較例
0.398	1.35E+16	1.35E+13	5.41E+17	4.83E+16	0.40	1.5E+05	0	1.3E+05	7	99	比較例
0.012	0	0	0	0	0.40	1.5E+05	0	8.7E+05	8	99	比較例
0.011	0	0	1.7E+16	1.4E+15	0.40	1.2E+05	0	1.9E+07	8	98	比較例
0.014	0	0	2.41E+17	2.79E+16	0.40	1.9E+05	0	1.7E+07	6	98	比較例
0.013	0	0	7.19E+17	7.04E+16	0.40	1.6E+05	0	3.4E+08	18	98	比較例
0.015	1.63E+16	1.63E+13	0	0	0.40	1.9E+05	0	2.2E+08	16	98	比較例
0.011	1.81E+16	2.00E+13	3.1E+16	2.59E+15	0.40	1.9E+05	0	7.9E+09	20	97	比較例
0.016	1.44E+16	1.91E+13	1.28E+17	1.62E+16	0.40	1.9E+05	0	7.9E+09	20	97	比較例
0.019	1.76E+16	1.65E+13	8.78E+17	4.7E+16	0.40	1.9E+05	0	6.1E+09	24	97	比較例
0.012	1.73E+16	1.60E+13	1.04E+18	5.99E+16	0.36	1.6E+05	0.33	5.1E+09	23	98	比較例
0.013	1.7E+16	1.75E+13	6.44E+17	5.6E+16	0.34	1.5E+04	13.12	9.3E+09	24	95	比較例
0.008	1.31E+16	1.87E+13	0	0	0.40	1.2E+05	0	2.7E+08	18	99	比較例
0.006	1.55E+16	1.78E+13	2.01E+16	1.7E+15	0.40	1.1E+05	0	2.7E+08	15	99	比較例
0.006	1.55E+16	1.45E+13	2.49E+17	2.49E+16	0.40	1.1E+05	0	2.7E+08	15	99	比較例
0.007	1.68E+16	1.98E+13	8.46E+17	7.48E+16	0.40	1.3E+05	0	8.1E+09	24	98	比較例
0.006	1.55E+16	1.52E+13	8.98E+17	8.00E+16	0.36	1.6E+05	0.32	9.2E+09	23	98	比較例
0.006	1.08E+16	1.27E+13	4.17E+17	4.05E+16	0.34	1.1E+04	14.64	6.3E+09	21	81	比較例

[0065] Raising of example 8 silicon single crystal and the addition method of nitrogen and carbon are the same as that of an example 5. The defective evaluation before epilayer deposition is the same as that of an example 5. Heat treatment which imitated the device process of the low temperature given in order

to evaluate the precipitation-of-oxygen behavior and gettering behavior after epilayer deposition is the same as that of an example 5. Evaluation criteria other than heat treatment (the defective evaluation before and behind epilayer deposition, deposit evaluation, gettering evaluation, TDDDB evaluation) are the same as that of an example 4.

[0066] An evaluation result is shown in Table 10 also including the example of a comparison. For substrate nitrogen concentration, three or more 1×10^{13} atoms/cm and substrate carbon concentration are [the sludge consistencies after heat treatment] three or more 109-/cm, and the three or more 1×10^{16} atoms/cm thing excelled [life time] in 20 or more msec and a gettering property. Substrate nitrogen concentration is [the sludge consistency after heat treatment] less than three 108-/cm, and the less than three 1×10^{13} atoms/cm thing was inferior in life time compared with 10 or less msec and an example. As for the less than three 1×10^{16} atoms/cm thing, the sludge consistency after heat treatment was set [substrate nitrogen concentration] to 108-/cm or more 3less than three 109-/cm by three or more 1×10^{13} atoms/cm and substrate carbon concentration, and life time was 10 or more-msec less than 20 msec. The gettering property of this crystal had three or more 1×10^{13} atoms/cm and substrate carbon concentration somewhat inferior in substrate nitrogen concentration compared with the three or more 1×10^{16} atoms/cm thing, although substrate nitrogen concentration was superior to the less than three 1×10^{13} atoms/cm thing. Moreover, the dislocation loop with a diameter of 1 micrometers or more was set to three or less 1×10^4 -/cm, and 2 or less [0.5 //cm] and TDDDB had [the rearrangement pit defect of an epilayer] 90% or more and epilayer quality good [when the substrate resistivity ρ was 0.5ohm cm< ρ <30ohmcm, it was $V/G[\text{mm}^2/\text{degree-Cmin}] \leq 0.10$,] when the substrate resistivity ρ was 0.0-ohm cm< $\rho \leq 0.5$ -ohmcm and it was $V/G[\text{mm}^2/\text{degree-Cmin}] \leq 0.30$.

[0067]

[Table 10]

抵抗率 ($\Omega\cdot\text{cm}$)	機械要素濃度 (atoms/cm ³)	基板要素濃度 (atoms/cm ³)	酸洗膜厚濃度 (atoms/cm ³)	基板膜厚濃度 (atoms/cm ³)	V/c (nm ² /Cm/m)	転位ループ 密度 (/cm ²)	転位・クラック 密度 (/cm ²)	エビ後析出 物密度 (/cm ²)	579Å (arc) (Å)	TUDS (Å)	備考
10.0	0	0	0	0	0.03	0	0	1.5E+06	7	98	比較例
10.1	0	0	2.05E+16	1.81E+15	0.03	0	0	1.2E+06	8	98	比較例
9.8	0	0	2.3E+17	1.24E+16	0.03	0	0	9.7E+06	7	98	比較例
9.7	0	0	7.3E+17	7.55E+16	0.03	0	0	7.0E+07	10	97	比較例
9.9	1.95E+16	1.95E+13	0	0	0.03	0	0	3.0E+08	16	99	実施例
9.9	1.94E+16	1.95E+13	2.58E+16	2.45E+15	0.03	0	0	2.2E+08	18	98	実施例
9.9	1.94E+16	1.95E+13	1.53E+17	7.47E+16	0.03	0	0	4.4E+09	22	99	実施例
9.7	1.72E+16	1.44E+13	8.67E+17	7.77E+16	0.03	0	0	7.9E+09	24	98	実施例
9.9	1.65E+16	1.65E+13	8.69E+17	7.72E+16	0.10	5.2E+03	0.21	8.5E+09	22	99	実施例
10.1	1.05E+16	1.05E+13	1.05E+18	8.95E+16	0.14	2.9E+05	13.76	9.8E+09	24	85	比較例
1.2	1.01E+16	1.02E+13	4.61E+17	4.07E+16	0.03	0	0	9.9E+09	25	98	実施例
0.339	1.01E+16	1.77E+13	4.23E+17	4.15E+16	0.25	0	0	5.7E+17	26	99	実施例
0.012	0	0	0	0	0.25	0	0	3.4E+07	15	98	比較例
0.019	0	0	2.49E+16	2.56E+15	0.25	0	0	3.6E+07	16	98	比較例
0.011	0	0	2.30E+17	1.92E+16	0.25	0	0	3.6E+07	25	97	比較例
0.012	0	0	8.78E+17	8.64E+16	0.25	0	0	3.6E+07	25	98	比較例
0.013	1.97E+16	1.23E+13	0	0	0.25	0	0	3.8E+08	17	99	比較例
0.013	1.97E+16	1.41E+13	2.02E+16	1.32E+15	0.25	0	0	2.7E+08	17	97	比較例
0.013	1.44E+16	1.81E+13	2.37E+17	2.65E+16	0.25	0	0	4.4E+09	26	98	比較例
0.013	1.33E+16	1.45E+13	9.38E+17	8.55E+16	0.25	0	0	7.95E+09	23	98	比較例
0.013	1.81E+16	1.48E+13	9.32E+17	8.53E+16	0.30	5.2E+03	0.78	9.0E+08	26	97	比較例
0.013	1.90E+16	1.32E+13	8.78E+17	8.17E+16	0.34	2.4E+05	12.47	1.7E+09	23	81	比較例
0.003	1.28E+16	1.25E+13	0	0	0.25	0	0	2.2E+08	16	99	比較例
0.009	1.25E+16	1.58E+13	1.80E+16	1.82E+15	0.25	0	0	5.1E+08	17	98	比較例
0.003	1.69E+16	1.87E+13	2.79E+17	2.60E+16	0.25	0	0	4.9E+09	25	99	比較例
0.008	1.31E+16	1.77E+13	8.38E+17	7.45E+16	0.25	0	0	8.9E+09	26	99	比較例

[0068]

[Effect of the Invention] The silicon semi-conductor substrate of this invention does not require an

epilayer for it being, but the precipitation of oxygen after a device process happens enough, and is excellent in the gettering capacity of heavy metal. And since there is no crystal defect on the front face of a substrate and it excels in device properties, such as TDDB, it is the optimal silicon semi-conductor substrate for manufacturing the wafer for MOS devices of which the high dependability of a high degree of integration is required.

[0069] Moreover, since the manufacture approach of the silicon semi-conductor substrate of this invention can manufacture the above-mentioned silicon semi-conductor substrate which was excellent in quality with the sufficient yield, without carrying out reconstruction of the conventional silicon single crystal raising furnace or epilayer deposition equipment, also economically and industrially, the effectiveness is large.

[Translation done.]

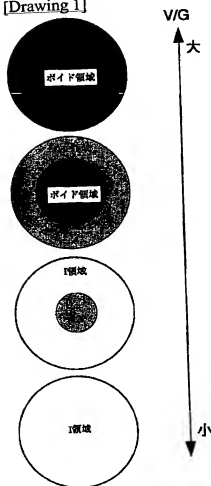
* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

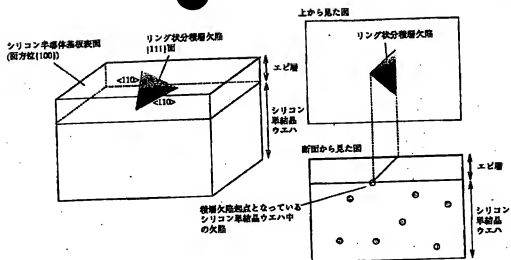
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

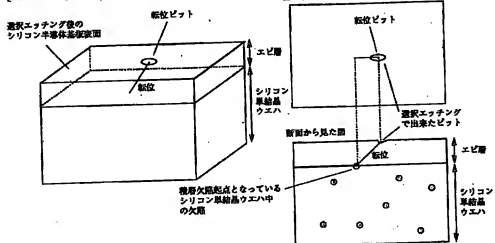
[Drawing 1]



[Drawing 2]

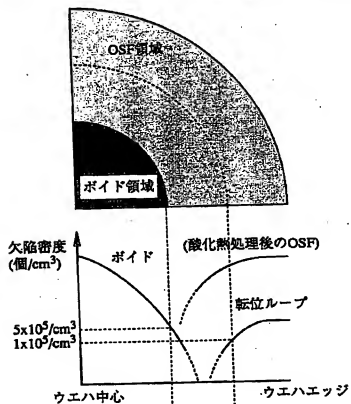


[Drawing 3]

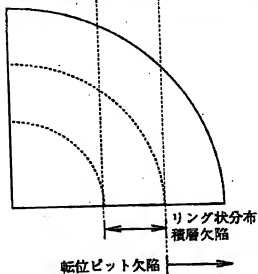


[Drawing 4]

エビ層堆積前のシリコン単結晶ウエハの欠陥分布



エビ層堆積後のシリコン半導体基板のエビ層欠陥分布



[Translation done.]

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.